

# PROMOS LOGIC / OCTOPUS

## programovatelný mikrosystém pro logické řízení

1

- Modulární mikrosystém pro logické úlohy
- Výkonný šestnáctibitový procesor
- Možnost rozšíření po sběrnici CANopen
- Komunikační linka pro nadřazený systém
- Grafické prostředí LogiMon pro vývoj a ladění programu

### ARCHITEKTURA SYSTÉMU

PROMOS LOGIC a OCTOPUS jsou modulární mikrosystémy určené pro logické řízení. Centrální jednotku tvoří kompaktní mikroprocesor, který po vybavení řídicím programem může být provozován samostatně nebo jako základ větší sestavy. Obsahuje programovací kanál, sériovou linku pro připojení k nadřazenému systému, rozšiřující sběrnici CAN a logické vstupy a výstupy. Řídicí 16bitový procesor spolu s pokročilým firmwarem poskytují výkon 1,5 ms / 1k logických operací. Vestavná paměť Flash umožňuje uložení cca 4000 logických hradel.

### CENTRÁLNÍ JEDNOTKY A ROZŠÍŘENÍ

Centrální jednotka LOGIC nabízí 8 logických vstupů a 8 reléových výstupů. Jednotka je zapouzdřena v krabičce, která se připne na lištu DIN. Jednotka OCTOPUS obsahuje 8 pozic pro 8bitové moduly vstupů nebo výstupů, celkem tak může obsloužit 64 logických signálů.

Obě centrály obsahují sběrnici CAN, na kterou je možné připojit další periferní jednotky CBI/CBO/CBIO/CAIO (viz 3-10) nebo 64-bitové jednotky FCPU (viz 3-17). Celkový počet obsluhovaných I/O je tak omezen pouze použitými I/O jednotkami. Je možné připojit i standardní CANopen moduly jiných výrobců.

### PROGRAMOVÁNÍ – vývojové prostředí LogiMon

K programování jednotky slouží grafické vývojové prostředí LogiMon, které běží na standardním PC a k jednotce LOGIC je připojeno sériovou linkou. K propojení slouží ladicí kabel s adaptérem, který zajišťuje galvanické oddělení počítače s vývojovým prostředím od řídicího systému a jeho napájecí soustavy.

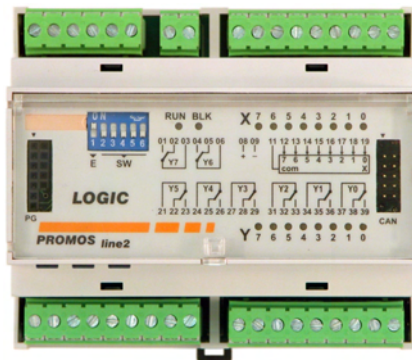
Aplikace v prostředí LogiMon je tvořena schématem. Schéma je grafické vyjádření algoritmu, tzn. způsobu, jak řídicí program zpracovává vstupní signály a vytváří z nich signály výstupní – řídicí a signalizační. Algoritmus v grafickém schématu může být rozčleněn v horizontální rovině na jednotlivé listy, každý list může obsahovat řešení určité části celkové úlohy.

Základním prvkem schématu je výkonný modul – programový objekt, který plní definovanou funkci. Moduly mohou mít různou úroveň složitosti. Jednoduché jsou čistě kombinační (např. hradla pro logické operace AND a OR, kodéry, dekodéry ap.) nemají vnitřní proměnné ani parametry. Složitější moduly jsou sekvencí (klopné obvody, čítače, funkční bloky), mají vlastní vnitřní proměnné a nastavitelné parametry (např. zpoždění signálu). Na schématu je znázorněn obrázkem, vyjadřujícím jeho funkci. Na levé straně modulu jsou připojovací body jeho vstupních signálů, na pravé straně pak body signálů výstupních. Moduly jsou uspořádány v okně knihovny, ze které se do schématu umísťují přetažením. Vstupy a výstupy jednotlivých modulů se mezi sebou propojují čarami, které představují tok signálu. Základní knihovna obsahuje několik skupin modulů:

- hardwarové moduly – I/O centrály LOGIC a přídavných vnějších periferních I/O modulů (včetně digitální filtrace vstupů),
- jednoduchá logická hradla negace, AND, OR, XOR,
- multiplexory, kodéry a dekodéry, tabulkové kódování,

### ÚDAJE PRO OBJEDNÁVKU

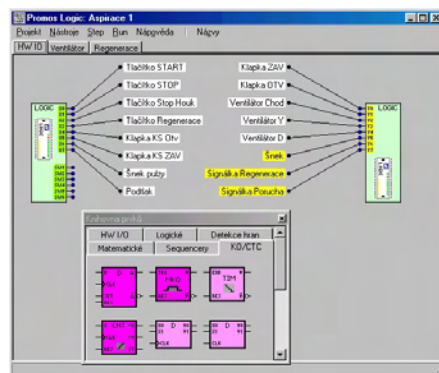
Typ	Obj. číslo	Modifikace
LogiMon	EI0106	Vývojové prostředí, součástí je kabel s ladicím adaptérem pro centrálu LOGIC a Octopus



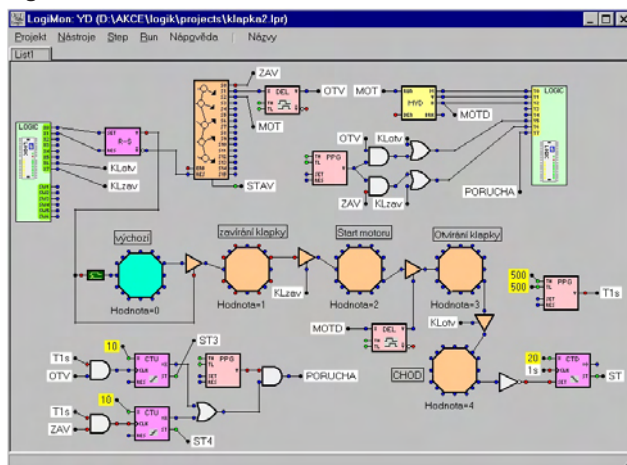
- klopné obvody a čítače/časovače – obvody D, R-S, MKO, čítač událostí, časovač, generátor časových průběhů,
- detektory hran a zpozdovače, celovné registry,
- matematická hradla pro práci s celočíselnými hodnotami,
- stavový automat pro sekvencí řídicí algoritmy,
- funkční bloky – brzdový motor, rozběhový automat Y/D, reverzační a dvourychlostní motor, přesuvka, střídač strojů ap.

Schéma je možné vytvářet přímým propojením mezi jednotlivými moduly. Je také možné symbolické pojmenování signálů, což obzvláště u složitějších algoritmů umožňuje zpřehlednit schéma. Na plochu schématu je možné umísťovat i textové poznámky. Pokud jsou důsledně pojmenovány vstupy i výstupní signály, má schéma velmi dobrou vypovídací schopnost a prakticky není potřeba pořizovat další dokumentaci.

Po sestavení algoritmu je projekt přeložen a po sériové lince zaveden do Flash paměti centrály LOGIC. Po zavedení programu přechází vývojové prostředí do RUN režimu, kdy jsou stavy jednotlivých logických signálů barevně odlišeny, celočíselné hodnoty je možné zobrazit ve sledovacích okénkách. V tomto režimu není možná editace, ale je možné měnit parametry použitých modulů, zastavit a krokovat program.



LogiMon – příklad přiřazení I/O signálů



LogiMon – schéma části řídicího algoritmu.