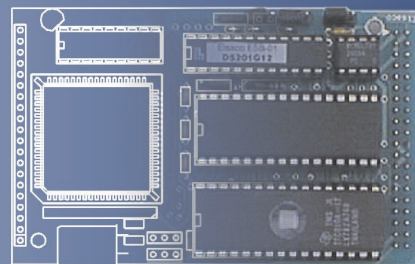


PROMOS™



Jednodeskový mikropočítač SBPS-02

PROMOS Compact

technický a uživatelský popis



verze 3.0

OBSAH

Základní popis	3
Programování - Dynamic C	5
Řídící registr jednotky	8
EEPROM	9
Hodiny a kalendář	10
Hlídací obvod WatchDog	11
Logické vstupy a výstupy	12
Čítače a časovače	14
Programovatelné časovače Z180	14
Vlnoběžný čítač	14
Čítače/časovače CTC	14
Sériové kanály	17
Analogová část	22
Analogové vstupy	23
Programová obsluha	23
Konfigurace vstupních obvodů pro měření jednotlivých veličin	24
Chyby měřicího řetězce	29
Analogové výstupy	30
Programová obsluha	30
Konfigurace výstupního signálu	31
Doplňkové vstupy a výstupy TTL, elektronické klíče	33
Expanzní kanály	34
Paralelní expanzní kanál	34
Sériový expanzní kanál	36
Přerušení od výpadku napětí	37
Organizace paměti	38
Rozdělení I/O, přerušovací vektory	39
Rozdělení I/O portů	39
Přerušovací vektory	40
Rozmístění konektorů a propojek	41
Mechanické rozměry desky a skříně	42
Technické údaje	43

1 Základní popis

Jednodeskový mikropočítač SBPS-02 soustřeďuje na jedné desce centrální jednotku, logické vstupy, výstupy, čítače, analogové vstupy a výstupy, a zdroje pro galvanicky oddělené napájení jednotlivých obvodů. Jako procesorové jádro je použit modul SmartBlock. Pro ladění programového vybavení se používá ladící deska DCIB-01A.

Mikropočítač obsahuje celkem 12 binárních bipolárních vstupů, galvanicky oddělených se společným vodičem 4+4+2+2, čtyři binární vstupy mohou být použity zároveň jako čítačové. Vstupní signály mohou být se společným plus i minus, s využitím vnitřního napájecího zdroje 24V je možné připojení bezpotenciálových kontaktů. Celkem 8 binárních výstupů je osazeno relé, 6 je se spínacím kontaktem ~250V/5A a společnou svorkou, dva výstupy mají samostatně vyvedený přepínací kontakt ~250V/5A.

Osm plně diferenciálních analogových vstupů je osazeno paticemi pro odporové sítě, které umožňují samostatně konfigurovat každý vstup pro měření napětí, proudu nebo odporu včetně teploměrů Pt a Ni v různých rozsazích. Dva analogové výstupy mohou být obdobně samostatně konfigurovány pro výstup napětí či proudu různých rozsahů. Pokud jsou osazeny analogové výstupy, je počet logických vstupů

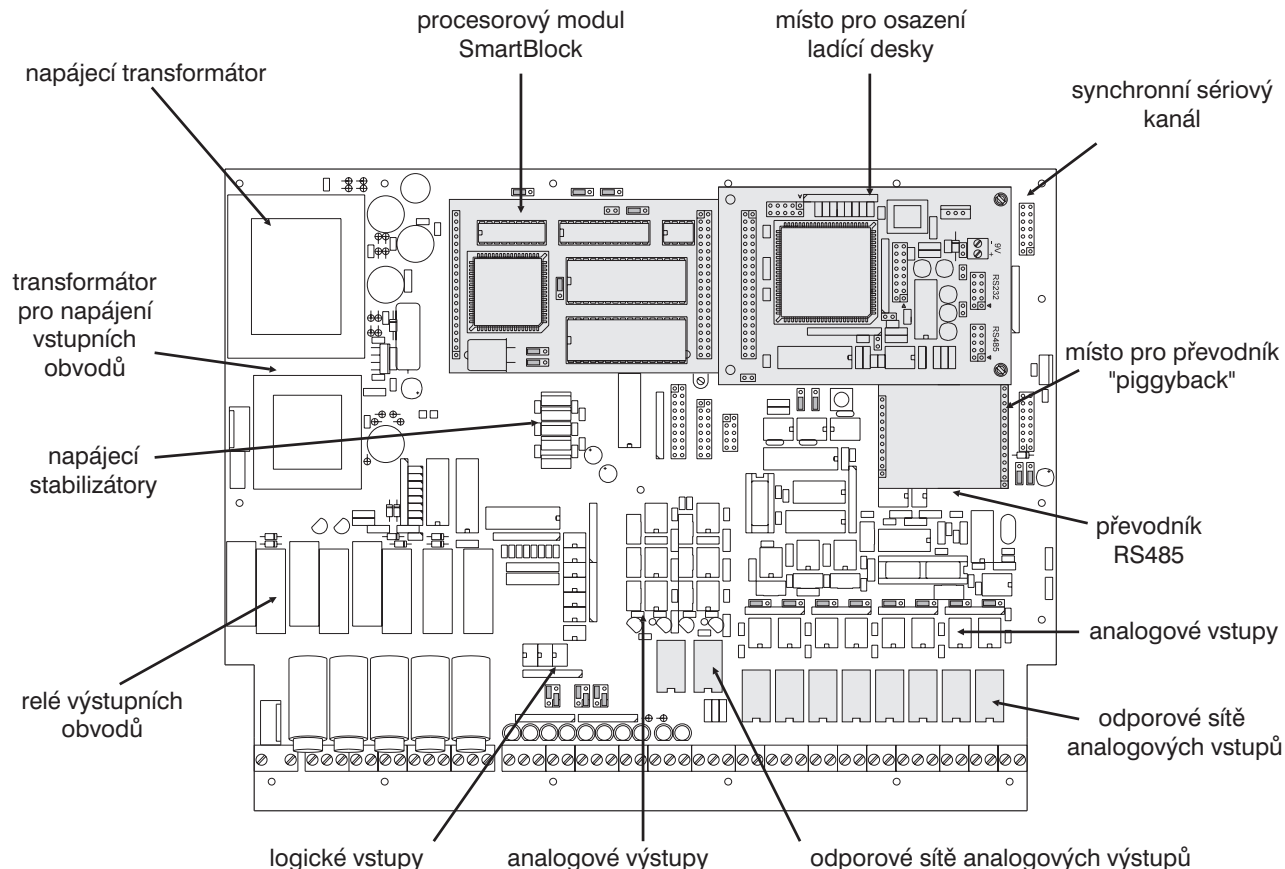
omezen na 10, z toho 2 čítačové. Analogová část je galvanicky oddělena od logických vstupů/výstupů i od procesorové části.

Základní deska obsahuje standardně jednu komunikační linku RS485 s galvanickým oddělením. Druhá komunikační linka má připraven konektor pro osazení převodníku "piggy back" s galvanickým oddělením pro rozhraní RS232, RS485, RS422 nebo proudovou smyčku 20mA. Galvanicky oddělené napájení sériových linek zajišťuje vnitřní napájecí zdroj.

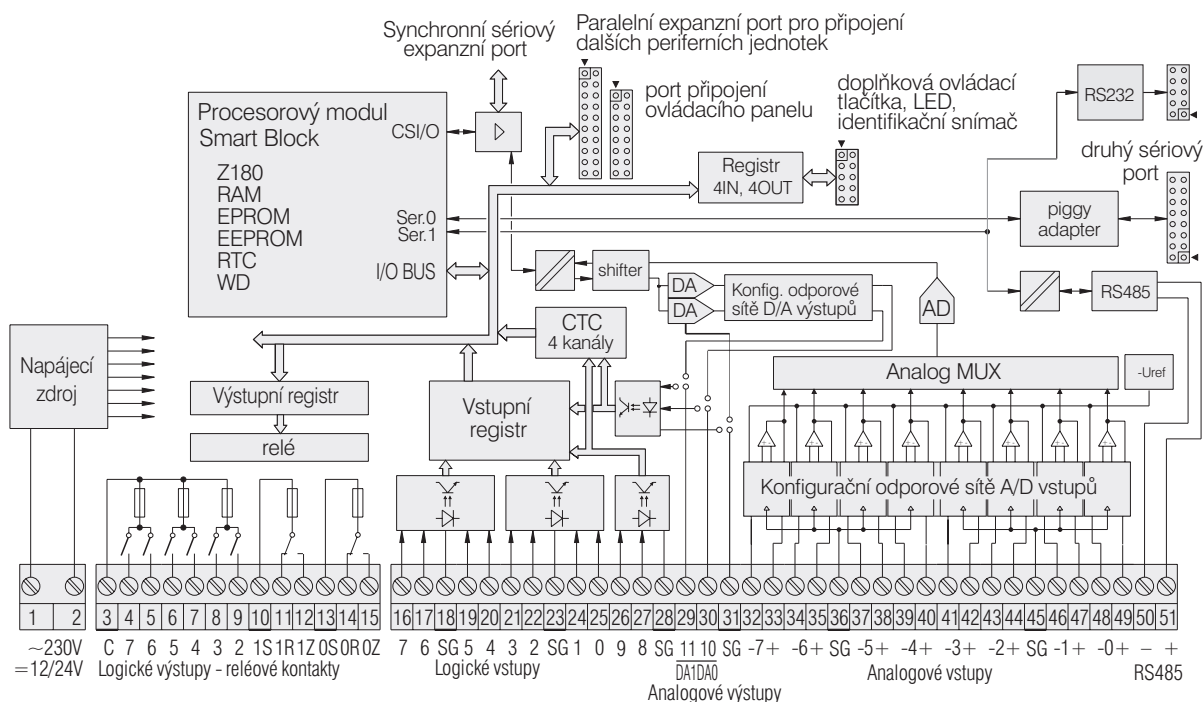
Na desce je standardně paralelní expanzní port a volitelně i synchronní sériový expanzní port. Pro rozšíření systému je možné používat běžné paralelní periferní jednotky stavebnice Promos nebo sériový expandér SBPS-03.

Pro další ovládání jsou připraveny ještě 4 vstupy pro tlačítka a 4 výstupy pro indikační LED. Je možné také připojení snímače knoflíkových identifikačních obvodů Dallas (např. pro rozlišení přístupových práv).

Mikropočítač je dodáván samostatně nebo vestavěný v plastové skříni Bopla RCP310.



Obr. 1 Rozmístění obvodů na desce mikropočítače



Obr.2 Blokové schéma a rozmístění připojovacích svorek

Uspořádání jednotky

Celkové blokové schéma je zřejmé z obrázku 2. Procesorový modul SmartBlock obsahuje procesor Z180 se dvěma sériovými kanály, paměťové obvody, obvod reálného času, watch dog a zálohovací baterii. Na základní desce mikropočítače jsou periferní obvody pro vstupy a výstupy, převodníky sériových kanálů a napájecí obvody. Logické vstupy a výstupy jsou dostupné přímo v registrech, analogové vstupy a výstupy se ovládají prostřednictvím synchronního sériového kanálu procesoru (CSI/O).

Na základní desce jsou na I/O adresách přímo dostupné následující registry:

_CTC0-3 (70..73H) registry 4 kanálů univerzálního čítače/časovače Z80 CTC

_BIOL (74H) Zápisem se nastavuje osmibitový výstupní registr, který přes posilovací obvod ovládá 8 relé logických výstupů. Čtení dává stav logických vstupů 0-7.

_BIOH (75H) Zápis ovládá budiče synchronního sériového kanálu a 4 výstupy TTL. Čtení dává stav logických vstupů 8-11 a 4 vstupy TTL.

_KDM (76H) Adresa pro jednotku PKDM ovládacího panelu (připojené na konektor ovládacího panelu)

_SSTB (77H) Strobvání synchronního kanálu - zápis WRSS, čtení - RDSS. Využívá se pro sériový expanzní port.

_CW (78H) Zápis/čtení - řídicí slovo pro ovládání periferních obvodů. Ovládá připojení relé, převodník RS485 na základní desce a přístup k sériovému řídicímu registru analogových obvodů.

_CINT1 (79H) Čtení - nulování klopného obvodu přerušení z paralelní expanzní sběrnice

ADCR (sériový) Sériový řídicí registr ovládání obvodů AD vstupů a DA výstupů. Zápis tohoto registru se provádí kanálem CSI/O procesoru.

Podrobný popis jednotlivých registrů včetně významu jednotlivých bitů je uveden v odstavcích, popisujících jednotlivé periferní obvody.

Z blokového schématu na obr. 2 je zřejmé zapojení jednotlivých svorek základní desky SBPS-02.

Reléové výstupy jsou vyvedeny na svorky 3÷15. Výstupy 0 a 1 mají relé s přepínacím kontaktem, každý se samostatnou pojistkou. Výstupy 2÷7 mají relé se spínacím kontaktem a jednou společnou svorkou. Výstupy jsou jištěny pojistkami po dvojicích.

Logické vstupy jsou rozděleny do 4 vzájemně oddělených sekcí, každá sekce má jeden společný vodič. Vstupy jsou připojeny na svorky 16÷31. Pokud je deska v provedení s DA výstupem, jsou místo logických vstupů 10 a 11 (svorky 29÷31) vyvedeny analogové výstupy.

Analogová část (vstupy i výstupy) jsou galvanicky odděleny od obvodů mikropočítače. Analogové výstupy (pokud jsou osazeny) jsou vyvedeny na svorky 29÷31. Typ a rozsah výstupu (napětí, proud) pro každý vstup se určuje osazením modulu odporové sítě do patice na základní desce. Analogové vstupy obsazují svorky 32÷49. Každý vstup se konfiguruje osazením modulu odporové sítě, která určuje typ a rozsah vstupního signálu (napětí, proud, odpor atd.).

Na základní desce je osazen jeden sériový kanál RS485 (svorky 50÷51) a špičky pro osazení "piggy-back" převodníku pro druhý sériový kanál. Druhý kanál je vyveden na konektor PFL.

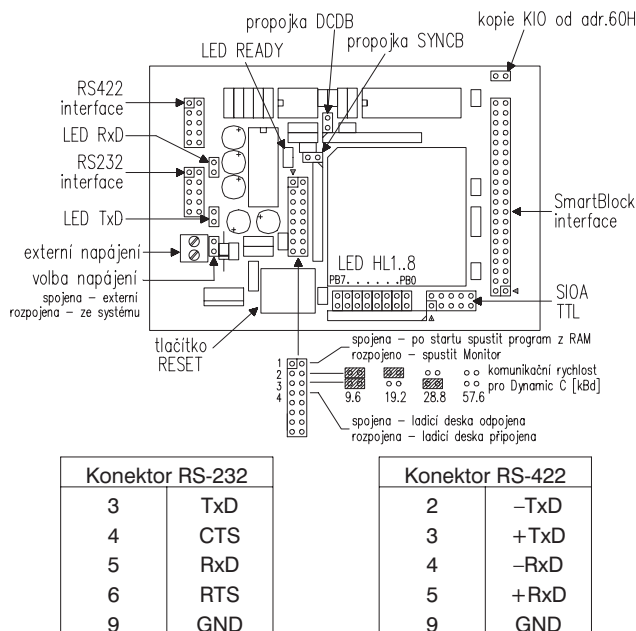
2 Programování - Dynamic C

Základní programové vybavení jednotky obsahuje monitor, který umožňuje provádět vývoj a ladění uživatelských programů s pomocí integrovaného prostředí Dynamic C. Integrované prostředí Dynamic C běží na standardním počítači PC/AT a obsahuje editor, překladač C, zavaděč a debugger. Počítač je připojen k jednotce SBPS-02 sériovou linkou přes ladicí desku DCIB-01, připojenou na ladicí konektor modulu SmartBlock nebo prostřednictvím ladicí desky DCIB-01A, připojené na konektor základní desky mikropočítače.

Popis Dynamic C je součástí dodávky integrovaného prostředí. V tomto manuálu jsou uvedeny pouze odkazy na programové funkce pro podporu jednotlivých technických prostředků.

Dynamic C je dodáván v provedení pro DOS a Windows, verze Standard a Deluxe. Deluxe verze umožňuje tvorbu rozsáhlejších programů (nad 5000 řádků), jazykové prostředky a použití obou verzí jsou shodné.

Pro vývoj programů s Dynamic C release 2.xx je vhodné použití RAM 128Kx8 nebo větší. Ladění je samozřejmě možné i s RAM 32Kx8, ale velikost generovaného programu (při ladění) bude omezena na cca 16KB v základní paměti a 16KB v rozšířené paměti. Po uložení programu do EPROM není důvod používat paměť RAM větší, než je nutné pro uložení dat.

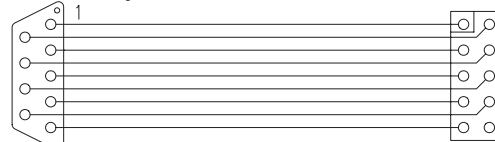


Obr. 3 Ladicí deska DCIB-01

Instalace a připojení Dynamic C

Pro práci s Dynamic C musí být na modulu SmartBlock instalována EPROM s monitorem Z-World. Označení EPROM je FP021nn, kde nn je číslo aktuální verze (00,01 atd.). Obsah EPROM je také uložen v podadresáři ROM Dynamic C.

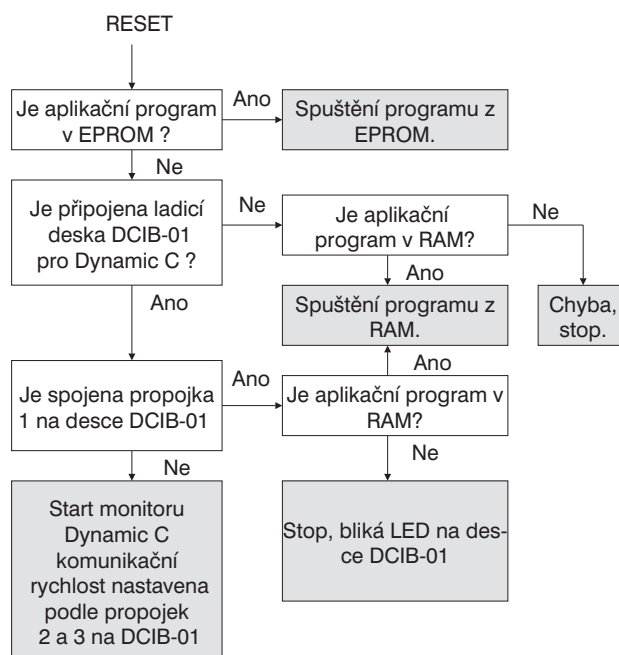
Ladicí deska se připojuje plochým kabelem k ladicímu konektoru J1 modulu SmartBlock. Kabel pro spojení s PC (RS232) se zasune do konektoru RS232 na desce DCIB-01 a do COM portu počítače. Přenosová rychlost se volí propojkami na desce DCIB-01. Pro spojení na větší vzdálenost je možné použít rozhraní RS422. Na straně PC je potom nutno použít převodník RS232 na RS422 (např. EI5067). Přepínání rozhraní RS232 nebo RS422 se na desce DCIB-01 volí automaticky.



Obr. 5 Spojovací kabel PC-DCIB-01 (RS232)

Ladění je možné provozovat také se samostatným modulem SmartBlock. V takovém případě je možné s výhodou použít napájecí stabilizátor na desce DCIB-01 pro napájení modulu SmartBlock, napájecí napětí 8÷10V se pak přivádí na svorky desky DCIB-01. Rozmístění konektorů a propojek na desce je zřejmé z obrázku 3. Zapojení konektorů pro spojení s PC je zřejmé z tabulky. Zapojení spojovacího kabelu RS232 je uvedeno na obrázku 5. Pro připojení k modulu SmartBlock se používá plochý 40-ti žilový kabel.

Po resetu jednotky se provede startovací sekvence podle obrázku 6. Pokud je instalována EPROM s uživatelským programem, proběhne spuštění programu z EPROM. Pokud je instalována EPROM s monitorem, spustí se podle zapojení propojky 1 program v RAM nebo monitor Dynamic C.



Obr. 6 Startovací sekvence s ladicí deskou DCIB-01

Taktovací kmitočet a komunikační rychlost

Základní verze jednotky SmartBlock používá taktovací kmitočet 9.216 MHz (krystal má dvojnásobný kmitočet, tj. 18.432 MHz). Pokud je na modulu SmartBlock osazena paměť EEPROM (standardně), je na adrese 0x108 uložen skutečný taktovací kmitočet procesoru, vyjádřený jako 16-ti bitová konstanta v jednotkách 1200 Hz. Pro taktovací kmitočet 9.218 MHz je tedy uloženo číslo 7680. Pokud změníte taktovací kmitočet procesoru (výměnou krystalu), musíte tedy změnit také konstantu v EEPROM. To je důležité pro nastavování baudových rychlostí pro sériové komunikace, konstantu také používají některé knihovní funkce.

Při startu s ladicí deskou DCIB-01 je komunikační rychlost, nastavovaná propojkami na ladicí desce, platná pouze při správném nastavení této konstanty. Pokud není na desce osazena EEPROM, předpokládá se taktovací kmitočet 9.216 MHz. V takovém případě je pro jiné taktovací kmitočty Z180 nutno komunikační rychlost přepočítat v poměru skutečného taktovacího kmitočtu a 9.216 MHz.

Maximální komunikační rychlost, použitelná pro ladění s PC je 57600 baud. Pro první spuštění je vhodné použít rychlost 9600 baud a po spolehlivém rozběhnutí opakovat start s vyšší rychlostí. Je nutno připomenout, že při použití rozhraní RS232 závisí dosažitelná komunikační rychlost na délce a kvalitě kabelu. Komunikace s rychlostí 57600 baud bude spolehlivě pracovat s délkou kabelu pouze několik metrů.

Spuštění Dynamic C

Instalaci Dynamic C provedete spuštěním instalačního programu, který zařídí vytvoření potřebných adresářů a přepokopování souborů. Podle toho, jakou verzi Dynamic C máte, spustíte DC.EXE (standard version DOS) nebo DCW.EXE (verze pro WIN).

Po přihlášení vyvolejte SETUP menu (ALT-S) a zvolte COM port pro komunikaci a baudovou rychlost. Nastavená rychlost musí souhlasit s rychlostí, zvolenou na ladicí desce. Po nastavení správných hodnot zadejte ENTER a vyvolejte RESTART TARGET (CTRL-Y). V levém horním rohu (DOS version) nebo ve stavovém řádku (WIN version) se musí zobrazit nápis READY. Tím je komunikace mezi Dynamic C a jednotkou navázána a můžete přikročit k vlastnímu programování.

Pokud není navázána komunikace mezi mikropočítačem a PC, je zobrazeno chybové hlášení. Překontrolujte napájení jednotky, nastavení komunikačních rychlostí, zasunutí ladicí desky, připojení kabelu, případně verzi EPROM, stlačte krátce tlačítko RESET na základní desce SBPS-02 nebo na ladicí desce a pokus opakujte.

Demonstrační program

Pro vyzkoušení funkce překladače můžete použít některý z demonstračních programů, např. RELAY.C. Po jeho spuštění se rozblikají LED logických výstupů.

Knihovny Dynamic C a SmartBlock EPROM

Pro modul SmartBlock dodává Z-World podpůrné knihovní funkce. Na disketě Dynamic C je kompletní podpora pro všechny moduly, produkované firmou Z-World (LittleGiant, TinyGiant, LittlePLC atd.). Knihovny jsou dodávány ve zdrojovém tvaru (C,ASM), takže je můžete prohlížet a případně i modifikovat podle vlastních potřeb. Pro podporu periferních obvodů jednotky SBPS-02 je dodávána podpůrná knihovna pro Dynamic C na samostatné disketě.

Knihovny jsou uloženy v dohodnutém formátu, který je popsán v příloze popisu Dynamic C.

Po překladu uživatelského programu vyhledává Dynamic C všechny neuspokojené odkazy v připojených knihovnách. Pokud nalezne modul s hledaným jménem, přikompiluje nalezený modul k uživatelskému programu. Knihovny jsou prohlíženy na několik průchodů, dokud nejsou uspokojeny všechny odkazy (knihovní funkce mohou vyvolávat jiné knihovní funkce). Pořadí uložení modulů v knihovně tedy není kritické.

Dynamic C také používá knihovní funkce, které jsou uloženy v EPROM modulu SmartBlock. Tato knihovna je ve strojovém kódu a použité funkce jsou uživatelským programem vyvolávány přímo z EPROM. Pokud jsou v EPROM a v knihovně funkce stejného jména, je přednostně použita funkce z EPROM. Pro překrytí funkce z EPROM je možné použít direktivu preprocesoru:

```
■ #KILL func1,func2,func3 ...
```

Vytvoření EPROM uživatelského programu

Do objímky EPROM je možné vkládat různé typy obvodů:

27C256	(32K x 8, 28 pins)
27C512	(64K x 8, 28 pins)
27C010/27C1001	(128K x 8, 32 pins)
27C020	(256K x 8, 32 pins)

Překlad pro EPROM se v Dynamic C vyvolá stlačením CTRL-F3. Po dobu překladu musí být připojen modul SmartBlock, protože Dynamic C přidává k uživatelskému programu knihovny z EPROM. Vygenerovaný soubor má příponu ROM. Převod do INTEL - HEX formátu, který vyžadují standardní programovadla EPROM, se provede konverzním programem DCROM.

Protože EPROM knihovna modulu SmartBlock je chráněna autorským právem a při překladu je připojena k Vašemu programu, musí být ve vygenerované

EPROM poznámka: "(c) 1990, 1991, 1992 Z-World, Inc."

Můžete také připojit vlastní copyright, chránící Váš program.

Jako uživatel chráněného programu Dynamic C jste vázán omezením kopírovat EPROM knihovnu SmartBlock pouze při dodržení následujících podmínek:

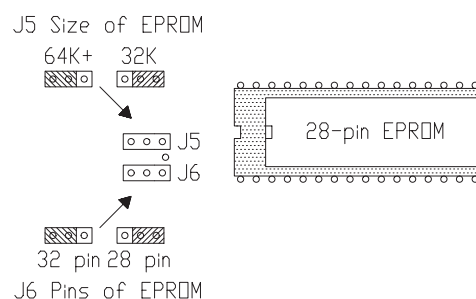
1. Používat vygenerované EPROM pouze na modulech SmartBlock, vyráběných firmou Z-World, Inc.
2. Uvést copyright Z-World ve vygenerované EPROM.

Obvykle se používají EPROM 32Kx8 nebo 64Kx8. Jaká EPROM bude potřeba pro uložení vygenerovaného programu můžete zjistit po překladu pod Dynamic C ve Statistic Window (CTRL-F10). V řádku PROG.TOP je uvedena horní adresa Vašeho programu. Pokud je větší než 8000H, potřebujete EPROM 64Kx8. V opačném případě můžete použít i menší typ.

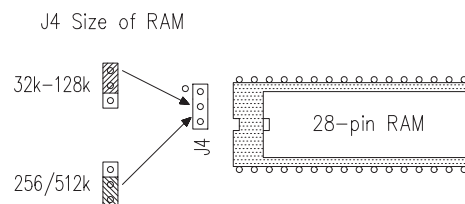
Pro použití EPROM 32Kx8 musí být spojeny špičky 1-2 propojky J5 na modulu SmartBlock, pro EPROM 64Kx8 a větší musí být spojeny špičky 2-3. Propojka J6 určuje počet vývodů EPROM, pro pouzdro 28-pin musí být spojeny špičky 1-2, pro pouzdro 32-pin spojeny špičky 2-3. Při vložení pouzdra 28-pin zůstávají 4 dutinky volné podle obrázku 7.

Ladění Dynamic C a paměť RAM

Při ladění programu v Dynamic C je osazena EPROM s monitorem SmartBlock. Program je po překladu zaveden do paměti RAM. Potřebné mapování RAM a EPROM zajišťuje monitor Dynamic C. Paměť RAM slouží k uchování programu i dat a její kapacita určuje maximální velikost programu a datového bloku. Pro ladění je výhodné používat paměť s kapacitou 128 KB, což umožňuje plně využít možnosti překladače Dynamic C. Po překladu a uložení programu do EPROM je potřebný objem paměti určen velikostí datové části a požadovaným prostorem pro stack a případně heap. Do objímky pro RAM na modulu SmartBlock je možné osadit obvody SRAM 32KB, 128KB, nebo 512KB. Při osazení obvodu s kapacitou nad 128KB je nutno přepojit propojku J4 na modulu SmartBlock, viz. obr. 8



Obr. 7 Umístění propojek u paměti EPROM



Obr. 8 Umístění propojky RAM

3 Řídící registr jednotky

Řídící registr základní desky SBPS-02 obsahuje 8 bitů pro ovládání periferních obvodů. Pro desky SBPS-02 do výrobního čísla 52810013 je přístupný pouze pro zápis, na ostatních je možné jej i číst. Adresa registru je:

78H _CW Control Word

Řídící registr:

	7	6	5	4	3	2	1	0
_CW:	ADE	AOE	ASTB	DTR0	RDE1	RTS1	EKO	RE
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
po RESET	0	0	0	0	0	0	0	0

RE: Relay Enable (bit 0) Zapsání 1 uvolňuje ovládání relé podle registru logických výstupů. Při zapsání 0 jsou relé zablokována, svítí pouze indikační LED.

EKO: Electronic Key Output (bit 1) Výstup pro ovládání datového bitu obvodu elektronického klíče na základní desce SBPS-02, případně i externího klíče, připojeného přes doplňkový port TTL.

RTS1: Request To Send, chan.1 (bit 2) Ovládá připojení vysílače vestavěného sériového kanálu RS485 (Z180 kanál 1). Nastavení 1 připojí vysílač na linku, nastavení 0 uvede vysílač do stavu vysoké impedance.

RDE1: Read Data Enable, chan.1 (bit 3) Ovládá přijímač vestavěného sériového kanálu RS485 (Z180 kanál 1). Nastavení 1 se povoluje příjem, 0 blokuje příjem. Zablokováním přijímače (nastavením 0) po dobu vysílání je možné potlačit zpětný příjem vysílaných znaků.

DTR0 (bit 4) Ovládání signálu DTR převodníku "piggy" sériového portu Z180 kanál 0. Má význam pouze při použití převodníku, který přenáší signál DTR.

ASTB (bit 5) Nastavení 0→1 přepíná výstup synchronního portu Z180 CSI/O na zápis do řídicího registru analogových obvodů (ADCR).

AOE (bit 6) Zápis 1 povoluje výstup referenčního napětí pro DA převodník. Vynulováním bitu jsou oba analogové výstupy blokovány. Na deskách SBPS-02 do výrobního čísla 52810013 bit AOE ovládá také referenční napětí, vyvedené na odporové sítě analogových vstupů. Při použití odporových sítí, které využívají referenční napětí (AIPB, AIPA, AIPR), je nutno trvale nastavit AOE=1.

ADE (bit 7) Nastavením 1 je sériová komunikace kanálu CSI/O přepnuta na analogovou část jednotky (AD a DA převodníky, řídicí registr ADCR). Nasta-

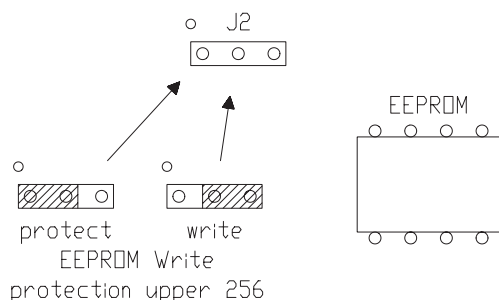
vením 0 je kanál CSI/O připojen k sériovému expandnímu portu.

Při programování v Dynamic C jsou některé bity registru _CW ovládány knihovními funkcemi. Aktuální stav registru je uložen v proměnné _cw. Pokud se mění stav registru v uživatelském programu, je nutno nejprve změnit proměnnou _cw a potom příslušný obsah zapsat na adresu _CW, např. uvolnění reléových výstupů:

```
SET(&_cw,0);           // nastavení RE
outport (_CW,_cw); // zápis registru
```


4 EEPROM

Modul SmartBlock je standardně osazen pamětí EEPROM 512 byte. Pro čtení i zápis EEPROM jsou k dispozici knihovní funkce. Obsah EEPROM je rozdělen na dvě sekce po 256 bytech. Adresy 0-255 mohou být zapisovány libovolně. Byty na adresách 256-511 mohou být zapsány pouze v případě, že propojka J2 na modulu SmartBlock spojuje vývody 2-3 (viz obr. 9), pokud propojka J2 spojuje vývody 1-2, je horní polovina paměti chráněna proti zápisu.



Obr. 9 Umístění propojek EEPROM

Počet cyklů zápisu je konstrukcí obvodu 24C04A omezen na 10.000 pro zápis každé adresy. Vzhledem k omezenému počtu cyklů je nevhodné používat zápis EEPROM v programových smyčkách nebo při každém spuštění programu. EEPROM je určena k trvalému uchování neměnných hodnot nebo konstant, které se mění zřídka. Obvykle se zápis EEPROM vyvolává pouze v konfiguračním režimu na požadavek obsluhy. Počet čtecích cyklů obvodu není omezen.

Cyklus čtení a zápisu paměti EEPROM je poměrně pomalý, pro čtení nebo zápis jednoho byte je zapotřebí cca 2 ms.

Programová obsluha

Přístup k EEPROM je sériový a provádí se prostřednictvím následujících registrů:

6000H SCL EEPROM Clock (write only)

Do tohoto registru je možné pouze psát. Bit 0 určuje stav synchronizačního signálu (clock) EEPROM. Neaktivní stav je 1.

8000H SDA_R EEPROM data (read only)

8000H SDA_W EEPROM data (write only)

Prostřednictvím bitu 0 tohoto registru je možné číst nebo nastavovat datový signál EEPROM.

Pro čtení a zápis EEPROM jsou k dispozici knihovní funkce:

■ `int ee_wr(int addr, char d)`

Funkce zapíše byte `d` na adresu `addr` v EEPROM a vrátí 0, pokud byl zápis úspěšný. Návrátová hodnota -2 indikuje pokus o zapsání do horní poloviny paměti, která je chráněna proti zápisu. Návrátová hodnota -1 indikuje, že při zápisu došlo k hardwarové chybě nebo EEPROM není osazena.

■ `int ee_rd(int addr)`

Funkce vrátí byte z adresy `addr` v EEPROM. Byte je v rozsahu 0÷255. Návrátová hodnota -1 indikuje hardwarovou chybu nebo EEPROM není osazena.

Rezervované adresy EEPROM

V paměti EEPROM jsou rezervovány následující adresy:

000-001H	rezervováno pro Dynamic C
100-107H	sériové číslo modulu SmartBlock
108-109H	Taktovací kmitočet Z180 v jednotkách 1200 Hz (tj. 7680 pro 9.216 MHz)
10A-10BH	Připraveno pro adresu stanice v síti
10CH	Počáteční hodnota registru DCNTL, která určuje počet WAIT stavů v přístupu do paměti a na I/O. Tato hodnota bude vždy načtena po spuštění programu a uložena do registru DCNTL. Standardní hodnota je 0x10 (0 WS pro paměť, 2 WS pro I/O)

Všechny ostatní adresy EEPROM je možné používat bez omezení.

5 Hodiny a kalendář

Použitý hodinový obvod 72421 (62421) je zálohován lithiovou baterií modulu SmartBlock s životností 10 let (pokud není modul dlouhodobě vystaven bez napájení působení vysoké teploty). Obvod 72421A zajišťuje přesnost ± 1 s denně, obvod 72421B přesnost ± 5 s denně.

Obvod 72421 obsahuje 16 4-bitových registrů. Uspořádání registrů znázorňuje tabulka.

ADR	Registr	bit 3	bit 2	bit 1	bit 0	Význam	Rozsah
4000	SEC1	S8	S4	S2	S1	Sekundy	0–9
4001	SEC10		S40	S20	S10	10 sekund	0–5
4002	MIN1	M8	M4	M2	M1	Minuty	0–9
4003	MIN10		M40	M20	M10	10 minut	0–5
4004	HOUR1	H8	H4	H2	H1	Hodiny	0–9
4005	HOUR10		AM/PM	H20	H10	10 hodin	0–2
4006	DAY1	D8	D4	D2	D1	Den	0–9
4007	DAY10			D20	D10	10 dnů	0–3
4008	MON1	M8	M4	M2	M1	Měsíc	0–9
4009	MON10				M10	10 Měsíců	0–1
400A	YEAR1	Y8	Y4	Y2	Y1	Rok	0–9
400B	YEAR10	Y80	Y40	Y20	Y10	10 let	0–9
400C	WEEK		W4	W2	W1	Den v týdnu	0–6
400D	TREGD	30 ADJ	IRQ FLG	BUSY	HOLD	REG D	
400E	TREGE	T1	T0	INTR	MASK STND	REG E	
400F	TREGF	TEST	24/12	STOP	RSET	REG F	

Tab. 1 Vnitřní registry obvodu RTC 72421 (62421)

Čtyřbitové registry data a času obsahují čísla v BCD formátu. Bit 24/12 se nastavuje do 1 pro 24 hodinový mód. Ve 12 hodinovém módu je nastavován bit AM/PM, 1 označuje PM. Den v týdnu odpovídá 0..neděle, 1..pondělí atd., 6..sobota. Přestupné roky jsou započítávány automaticky. Rok se nastavuje 90 pro rok 1990.

Programová obsluha

Pro uložení data a času se používá struktura (definice je DC.HH

```
struct tm {
    char tm_sec; // sekundy 0
    char tm_min; // minuty 0
    char tm_hour; // hodiny 0
    char tm_mday; // den v měsíci 1
    char tm_mon; // měsíc 1
    char tm_year; // 90 pro 1990
    // 101 pro 2001 atd.
    char tm_wday; // den v týdnu
    // 0=neděle atd.
};
```

Čas může být také vyjádřen v sekundách od 00:00:00 1.1.1980. Knihovny funkce zajišťují konverzi mezi oběma formáty.

Pro obsluhu obvodu 72421 jsou k dispozici následující knihovny funkce:

■ `int tm_rd(struct tm *t);`

Načte čas z hodinového obvodu do struktury *t.

Návratová hodnota:

0 pokud čtení bylo v pořádku.

–1 hodinový obvod není osazen

■ `unsigned long clock();`

Vrací čas v sekundách od 1.1.1980.

■ `int tm_wr(struct tm *t);`

Do hodinového obvodu zapíše čas a datum podle struktury *t.

Návratová hodnota:

0 zápis proveden v pořádku

–1 hodinový obvod není osazen nebo chyba

■ `unsigned long mktime(struct tm *t);`

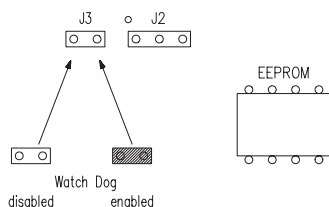
Převéde čas vyjádřený strukturou *t do formátu sekund od 1.1.1980. Funkce neprovádí přístup do hodinového obvodu.

■ `unsigned long mktime(struct tm *t, long time);`

Převéde čas vyjádřený v sekundách od 1.1.1980 do formátu struct tm. Funkce neprovádí přístup do hodinového obvodu.

6 Hlídací obvod WatchDog

Hlídací obvod WatchDog umožňuje zvýšit spolehlivost jednotky a programového vybavení. Pokud je obvod WatchDog povolen (propojka J3 na modulu SmartBlock je spojena), je spuštěn timer, který je možné "občerstvit" knihovní funkcí `hitwd()`. Doba, za kterou bude vydán RESET bez občerstvení obvodu WatchDog je cca 1.6s. Pokud timer běží déle než nastavenou dobu bez vyvolání funkce `hitwd()`, je na dobu 50 ms vydán signál RESET, který způsobí nový start jednotky jako po zapnutí napájení. Monitor Dynamic C zajišťuje periodické občerstvování obvodu WatchDog pouze pokud není spuštěn uživatelský program. Po spuštění programu, který neprovádí občerstvování obvodu WatchDog, bude procesor při zapojené propojce J3 po vypršení nastavené doby resetován.



Obr. 10 Umístění propojky pro připojení WatchDog

Programová obsluha WD

WatchDog timer je obsluhován přes registr na adrese C000H:

C000H HWD Zázpis občerstvení WD
C000H WDO Čtení stavu WDO

Bit WDO může být čten po startu jednotky do prvního občerstvení. Po občerstvení je hodnota WDO vynulována.

Knihovní funkce pro obsluhu WatchDog:

■ `void hitwd(void);`

Každé vyvolání funkce "občerství" timer WatchDog na dalších 1.6 sec .

■ `int wderror(void);`

Vrací nenulovou hodnotu, pokud start jednotky byl způsoben vypršením doby WatchDog. Pokud byl start způsoben stlačením tlačítka RESET nebo zapnutím napájení, funkce vrací nulu. Vyvolání funkce `wderror()` je nutno provést bezprostředně po startu jednotky před prvním vyvoláním funkce `hitwd()`.

Použití WatchDog

WatchDog se používá k výstupu z chybových stavů, jako je zacyklení programu, nepřipustný stav procesoru, zhroucení systému ap. Příčinou zhroucení programu může být elektrická závada, chyba v programu, nevhodná obsluha periferních obvodů ap. Mezi běžné chyby, které mohou způsobovat zhroucení systému s nepředvídatelnou periodou, patří např.:

- Přetečení zásobníku pouze při současném splnění několika podmínek, např. při příchodu přerušení při vykonávání hluboce vnořeného podprogramu;
- Sdílení vícebytových proměnných a polí mezi hlavní smyčkou a přerušovací procedurou. Pokud je přerušení vyvoláno např. v průběhu ukládání vícebytové proměnné, může mít část bytů novou hodnotu a část starou, což může vyvolat neočekávané reakce přerušovacího programu. Pro odstranění takových stavů je nutno zakázat přerušení v průběhu čtení nebo zápisu vícebytové informace nebo použít klíčového slova `shared`.
- Interakce mezi programovatelnými obvody a programem. V reálném použití se mohou vyskytovat stavy, které nebyly předvídané při odlaďování programu (např. sejmutí napěťové špičky způsobené rušením na vstupu A/D převodníku), nevhodná nebo neúplná obsluha některých programovatelných obvodů ap.

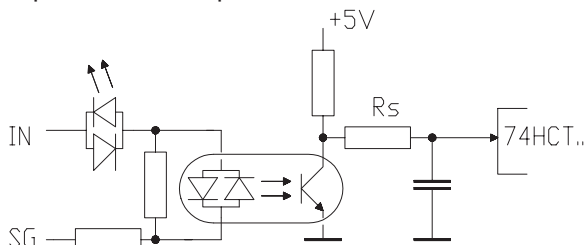
Je vhodné vyvolání funkce `hitwd()` umísťovat do programu s určitou ostražitostí. Mohlo by dojít k tomu, že program se zacyklí v nekonečné smyčce, ve které je však vyvolávána funkce `hitwd()` a v takovém případě obvod WatchDog reset nevydává.

7 Logické vstupy a výstupy

Logické vstupy

Základní deska SBPS-02 obsahuje 10 (provedení s DA výstupy) nebo 12 (provedení bez DA výstupů) logických vstupů. Všechny logické vstupy jsou galvanicky oddělené od obvodů mikropočítače. Konfigurační propojky umožňují skupiny vstupů nastavit jako napěťové vstupy nebo vstupy pro připojení bezpotenciálových kontaktů nebo čidel s tranzistorem s otevřeným kolektorem.

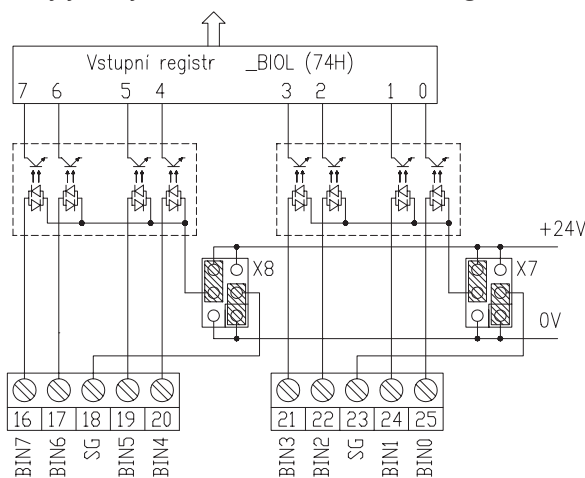
Schéma jednoho vstupu je uvedeno na obrázku 11. Vstupní obvod obsahuje omezovací odpory, indikační svítivou diodu a optron. Odpor R_s je osazen pouze u čítačových vstupů. Použití bipolárních indikačních diod i optronů umožňuje vstup kladného i záporného napětí. Podle polaroty připojeného vstupního napětí svítí indikační dioda zeleně nebo červeně. Filtř za optronem zajišťuje odrušení vstupních signálů. Časová konstanta filtru za optronem neumožňuje vstup střídavého napětí.



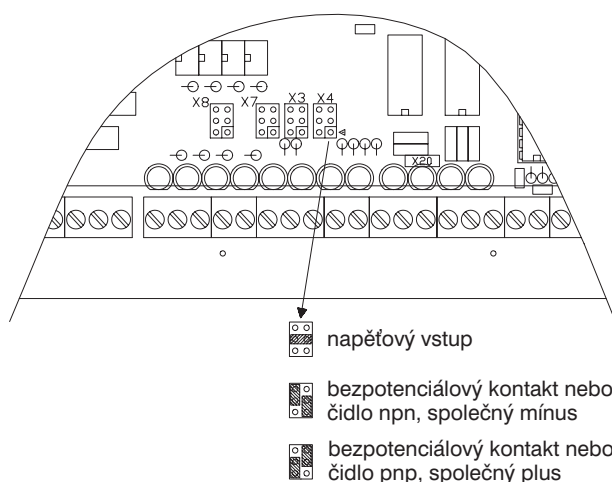
Obr. 11 Elektrické zapojení jednoho vstupu

Vstupy jsou rozděleny do vzájemně galvanicky oddělených skupin se společným vodičem. Vzájemné galvanické oddělení skupin je zajištěno pouze tehdy, pokud propojkami různých skupin není připojeno na společný vodič napětí 24V z vnitřního zdroje. Galvanické oddělení od obvodů mikropočítače je však zachováno při libovolné konfiguraci.

Zapojení logických vstupů a jejich připojení na svorky je zřejmé z obrázků 12 a 13. Konfigurace vstu-



Obr. 12 Zapojení logických vstupů 0 - 7



Obr. 14 Konfigurační propojky log. vstupů

pů se provádí propojkami X7, X8, X3 a X4. Stav vstupů 0÷7 je možné číst funkcí `import` na adrese `_BIOL` (74H), stav vstupů 8÷11 na dolních bitech adresy `_BIOH` (75H). Signály vstupů 8÷11 jsou zároveň vedeny na vstupy obvodu CTC, kde mohou být zpracovávány čítačem. Umístění konfiguračních propojek na desce a způsoby zapojení jsou zřejmé z obrázku.

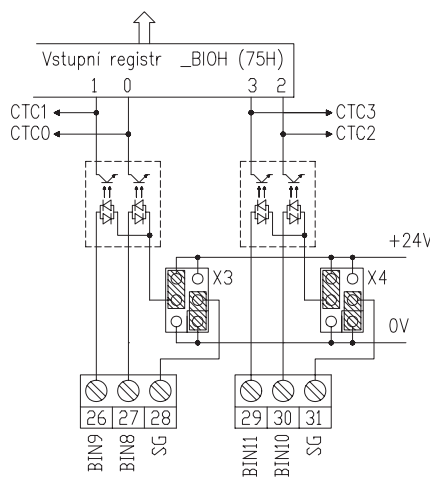
Registr logických vstupů 0÷7 (adr. 74H, RD)

	7	6	5	4	3	2	1	0
<code>_BIOL:</code>	<code>BIN7</code>	<code>BIN6</code>	<code>BIN5</code>	<code>BIN4</code>	<code>BIN3</code>	<code>BIN2</code>	<code>BIN1</code>	<code>BIN0</code>

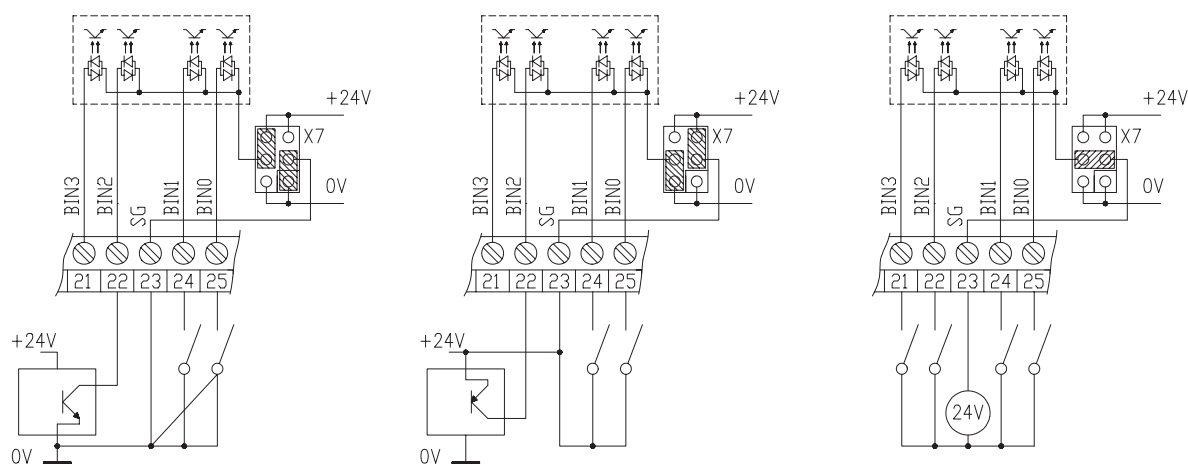
Registr logických vstupů 8÷11 (adr. 75H, RD)

	7	6	5	4	3	2	1	0
<code>_BIOH:</code>	<code>IT3</code>	<code>IT2</code>	<code>IT1</code>	<code>IT0</code>	<code>BIN11</code>	<code>BIN10</code>	<code>BIN9</code>	<code>BIN8</code>

Připojení vstupních signálů na svorky a nastavení konfiguračních propojek je zřejmé z obrázku 15.



Obr. 13 Zapojení logických vstupů 8 - 11

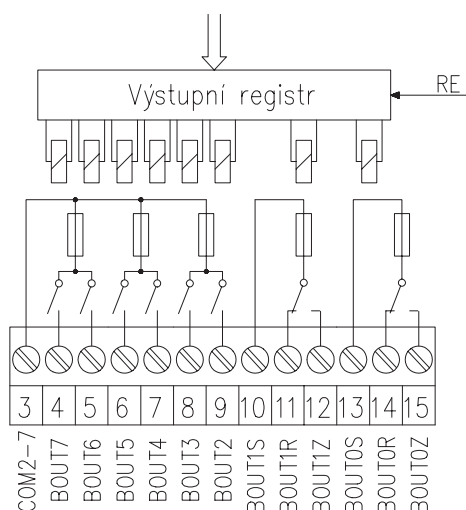


Obr.15 Připojení vstupních signálů a konfigurace vstupů

Logické výstupy

Logické výstupy jsou realizovány prostřednictvím relé. Kontakty relé umožňují spínat napětí až 250V. Dva výstupy mají samostatně vyvedeny přepínací kontakt, ostatní výstupy mají pouze spínací kontakt s jednou společnou svorkou.

Výstupy jsou jištěny tavnými pojistkami přímo na základní desce. Dovolенý proud kontaktem relé je 5A, s ohledem na sílu vodičů na plošném spoji však



Obr. 16 Zapojení reléových výstupů

proud jednoho kontaktu nesmí překročit 2A. Maximální hodnota pojistek dvojic spínacích kontaktů je T4A, pojistek přepínacích kontaktů T2A. Maximální proud společnou svorkou COM2-7 je 6A.

Relé jsou ovládány přes posilovač z registru na adrese `_BIOL` (74H). Zápis do registru se provádí přímo funkcí `outport`. Stav registru je indikován osmíci svítivých diod na základní desce mikropočítače. Registr `_BIOL` má pro čtení jiný význam (udává stav logických vstupů), není proto možné zjistit stav relé.

Registr logických výstupů 0÷7 (adr. 74H, WR)

	7	6	5	4	3	2	1	0
<code>_BIOL</code> :	BOUT7	BOUT6	BOUT5	BOUT4	BOUT3	BOUT2	BOUT1	BOUT0

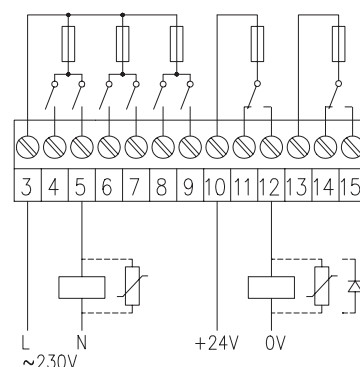
Sepnutí relé je uvolněno pouze při nastavení bitu RE řídicího registru na adrese `_CW` (78H). Po RESETu mikropočítače je řídicí registr `_CW` nulován, takže po startu programu jsou všechna relé odpojena. Indikační diody relé svítí bez ohledu na stav signálu RE. To je možné s výhodou využívat při ladění programu.

Řídicí registr (adresa 78H):

	7	6	5	4	3	2	1	0
<code>_CW</code> :	ADE	AOE	ASTB	DTR0	RDE1	RTS1	EKO	RE
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

po RESET 0 0 0 0 0 0 0 0

Při přímém spínání indukivní zátěže (cívky stykačů, motory, ventily ap.) je nutné provést odrušení. Odrušení podstatně snižuje opotřebení kontaktů a podstatně snižuje produkci rušivých špiček. Odrušovací člen je nejvhodnější umístit přímo u spínaného spotřebiče. Pro zátěže, spínané ze stejnosměrného napětí, je možné použít diody nebo varistory, pro střídavé napětí jsou nejvhodnější varistory. Varistory musí být dimenzovány na odpovídající napájecí napětí. Příklad zapojení odrušovacích členů je uveden na obrázku 17.

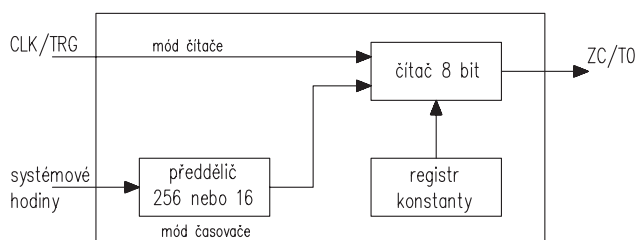


Obr. 17 Odrušení indukivní zátěže

Čítače/časovače CTC

Struktura CTC

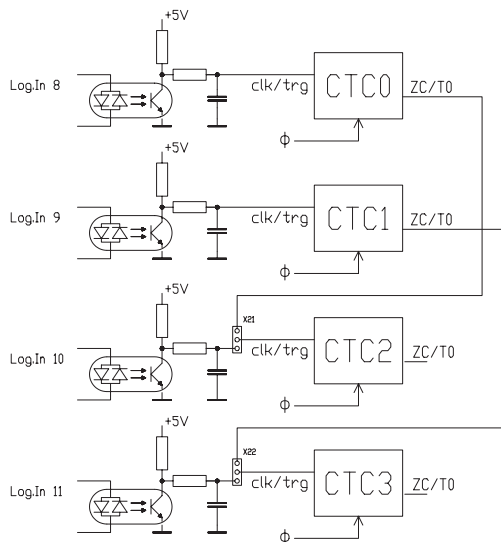
CTC obsahuje celkem 4 univerzální kanály čítače / časovače. Každý kanál CTC (obr. 20) obsahuje čítač a registr časové konstanty. Obsah registru časové konstanty je nastaven do čítače a čítač čítá dolů až dosáhne stavu 0, obsah registru je znovu naplněn do čítače a čítání pokračuje. Podle nastaveného režimu kanálu je možné periodické generování přerušení a vydávání pulsu na výstupu.



Obr. 20 Vnitřní blokové schéma kanálu CTC

Časová konstanta může být v rozsahu 0-255 (0 označuje 256). Perioda čítání se může odvodit ze systémových hodin předděličem s dělicím poměrem 16 nebo 256 (mód časovače) nebo z externího vstupu (mód čítače). Pokud je čítací kmitočet odvozen od systémových hodin, je možné externí vstup použít jako trigger pro spouštění čítače. Každý průchod čítače nulou je indikován vydáním pulsu na výstup.

Při nastavení Timer mode může být generováno přerušení s periodou do 7.1 ms pro $\Phi=9.216$ MHz a do 5.3 ms pro $\Phi=12.288$ MHz. Pokud je potřeba větší periodu, je možné čítače kaskádovat nebo použít další dělení programovou cestou.



Obr. 19 Zapojení jednotlivých kanálů CTC

Připojení CTC znázorňuje obrázek 19. Kanály CTC mohou být využity pro generování časových intervalů nebo čítání vnějších signálů, přivedených na logické

vstupy 8÷11. Jednotky s osazeným DA výstupem mohou pro čítání vnějších impulsů využívat pouze kanály 0 a 1 (vstupy 8 a 9). Kanály 2 a 3 mohou být použity pro rozšíření rozsahu čítačů 0 a 1 zapojením do kaskády nebo jako časovače.

Elektrické zapojení vlastních vstupních obvodů a jejich připojení na svorky je uvedeno v popisu logických vstupů.

Každý kanál CTC má jeden registr, který se při zápisu a čtení využívá různě. Čtením registru je možné zjistit okamžitý stav čítače. Zápisem do registru se volí režim činnosti kanálu.

Adresy registrů jsou:

70H _CTC0 CTC, kanál 0
71H _CTC1 CTC, kanál 1
72H _CTC2 CTC, kanál 2
73H _CTC3 CTC, kanál 3

Popis registrů CTC

Timer Control Word

	7	6	5	4	3	2	1	0
TCW:	EI	MODE	PS	ES	TRG	TC	RES	1

EI: Enable Interrupt (bit 7) Nastavení 1 povoluje vydávání přerušení, 0 zakazuje.

MODE: Timer Mode (bit 6) Nastavením 1 se volí Counter mode, čítání bude odvozeno od externího vstupu. Nastavením 0 se volí Timer mode, čítání bude odvozeno od systémových hodin přes předdělič.

PS: Prescaler value (bit 5) Bit PS určuje dělicí poměr předděliče v módu Timer. Nastavení 1 volí dělicí poměr 256, nastavení 0 volí dělicí poměr 16.

ES: CLK/TRG Edge Selection (bit 4) Určuje, kterou hranou bude vyvolána změna čítače (Counter mode) nebo bude spuštěno čítání (Timer mode). Nastavení 1 volí náběžnou hranu, nastavení 0 závěrnou.

TRG: Timer Trigger (bit 3) Nastavení 0 umožňuje automatický start čítání v módu Timer po zápisu časové konstanty, tzn. vytvoření programového monostabilního obvodu. Nastavením 1 je čítání spuštěno vnějším pulsem na vstupu CLK/TRG.

TC: Time Constant (bit 2) Nastavení 1 oznamuje, že následuje zápis časové konstanty. Zápis časové konstanty startuje čítač, pouze v módu s externím spouštěním (TRG=1) se čeká na příchod spouštěcího pulsu. Nová konstanta se může vyslat i v průběhu čítání. Uloží se v registru časové konstanty a do čítače se nastaví až po dosažení nuly. Nový start je možný po zápisu nové konstanty nebo bytu, v němž bit 0=1 a RES=0.

RES: Reset (bit 1) Nastavení 1 zastaví čítač (software reset). Nastavení 0 umožňuje spustit čítání, pokud je do registru časové konstanty uložena příslušná hodnota.

Interrupt Vector Word

	7	6	5	4	3	2	1	0
IVW:	I7	I6	I5	I4	I3	D2	D1	0

Bity I7..I3 určují vektor přerušení. Kanál 0 má nejvyšší prioritu, kanál 3 nejnižší. Přerušovací vektor se zapisuje pouze do kanálu 0 a platí pro všechny kanály. Bity D2 a D1 jsou modifikovány automaticky podle kanálu, který přerušení vyvolal.

Standardní přerušovací vektory jsou dostupné pod symbolickými názvy `_CTC0_VEC` až `_CTC3_VEC`.

Programová obsluha CTC

Pro nastavení CTC je možné využívat knihovní funkce:

```
int setctc(int nctc, int mode, char timer, int intr);
nctc je číslo kanálu 0-3.
mode určuje režim činnosti kanálu:
0 timer mode, Φ/16
1 timer mode, Φ/256
2 counter mode, závěrná hrana
3 counter mode, náběžná hrana
4 timer mode, Φ/16, trig. náběžná hrana
5 timer mode, Φ/256, trig. náběžná hrana
6 timer mode, Φ/16, trig. závěrná hrana
7 timer mode, Φ/256, trig. závěrná hrana
timer určuje hodnotu časové konstanty 0-255
intr zakazuje (0) nebo povoluje (1) přerušení.
```

Následující příklad demonstruje použití kanálu 0 CTC pro generování přerušení s periodou 5 ms. Mód kanálu bude Timer, Φ/256, dělicí poměr 180 (9.216MHz/256/180=200 Hz). Nastavení kanálu se provede vyvoláním funkce `setctc`:

```
setctc(0,1,180,1); // 256/180
// přerušení
```

Obslužná rutina přerušení pak má přibližně tento tvar:

```
#INT_VEC _CTC0_VEC myproc // vektor
```

```
interrupt reti myproc(void) {
.... // tělo procedury je vyvoláno každých 5 ms
}
```

nebo s použitím assembleru:

```
#INT_VEC _CTC0_VEC myproc // vektor
```

```
#asm
```

```
myproc::
```

```
push af ; úschova použitých registrů
..... ; tělo procedury
```

```
pop af ; obnovení registrů
ei
reti
#endasm
```

Vlastní přerušovací procedura bude vyvolána každých 5 ms a může vykonávat potřebné operace. Klíčové slovo `reti` zajistí ukončení přerušovací procedury instrukcí RETI, potřebnou pro ukončení obsluhy přerušení z CTC. Podrobnosti jsou uvedeny v popisu Dynamic C.

Další příklady demonstrují použití kanálu CTC0 pro čítání vstupních pulsů logického vstupu 8. Kanál v tomto případě nastavíme jako counter. Pro vyhodnocení počtu přijatých impulsů je možné použít dva způsoby. Při čítání velmi malých kmitočtů je výhodné nastavit dělicí poměr čítače 1 s použitím přerušení. Přerušení bude vyvoláno při každém příchodu impulsu, přerušovací procedura může obsahovat inkrementující čítač, případně další obsluhu:

```
shared int ctc0count; // čítač
setctc(0,2,1,1); // nastavení CTC
...
#INT_VEC _CTC0_VEC ctc0isr // vektor

interrupt reti ctc0isr(void) {
ctc0count++; // inkrementace čítače
... // další obsluha
}
```

Přerušovací procedura zajišťuje inkrementaci globální proměnné. Klíčové slovo `shared` zajišťuje správné sdílení vícebytových proměnných mezi hlavním programem a přerušovací procedurou.

Vyhodnocení počtu přijatých impulsů je možné i bez použití přerušení. V takovém případě nastavíme čítač CTC na maximální dělicí poměr, tj. 256. Počet přijatých impulsů vypočteme jako rozdíl aktuální hodnoty čítače a hodnoty při posledním dotazu:

```
int ctc0last; // pro uschování stavu
int i,temp;
...
ctc0last=0; // inicializace
setctc(0,2,0,0); // dělicí poměr 256
...
temp=inport(_CTC0); // stav CTC
i=(ctc0last-temp)&0xFF; // počet pulsů
ctc0last=temp; // pro příště
...
```

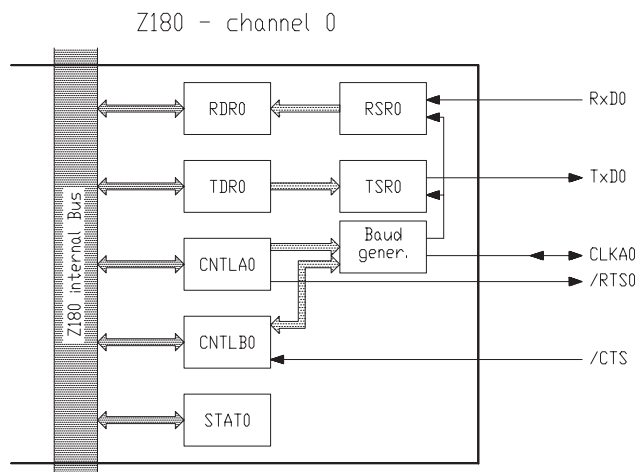
Do proměnné `i` bude v každém průchodu nastaven skutečný počet přijatých impulsů od posledního dotazu. Čítač je osmibitový, proto je využitelná pouze dolní byte proměnné. Počet impulsů bude korektně vypočten i při přetečení čítače.

V zásadě by bylo možné resetovat čítač CTC novým nastavením při každém odečtení stavu. Tuto metodu však zásadně nelze doporučit, protože při příchodu impulsu v době nastavování čítače CTC je pravděpodobné, že bude impuls ztracen.

9 Sériové kanály

Mikroprocesor Z180 obsahuje dva nezávislé plně duplexní sériové kanály (ASCII - Asynchronous Serial Communication Interface). Každý kanál má vlastní dělič pro generování baudové rychlosti. Blokové schéma jednoho kanálu je zřejmé z obrázku 21.

Blokový diagram znázorňuje sériový kanál 0. Sériový kanál 1 je obdobný, ale signál $\overline{\text{RTS1}}$ není dostupný z portu CNTLA1 ale samostatným výstupem,



Obr. 21 Vnitřní struktura sériového kanálu Z180

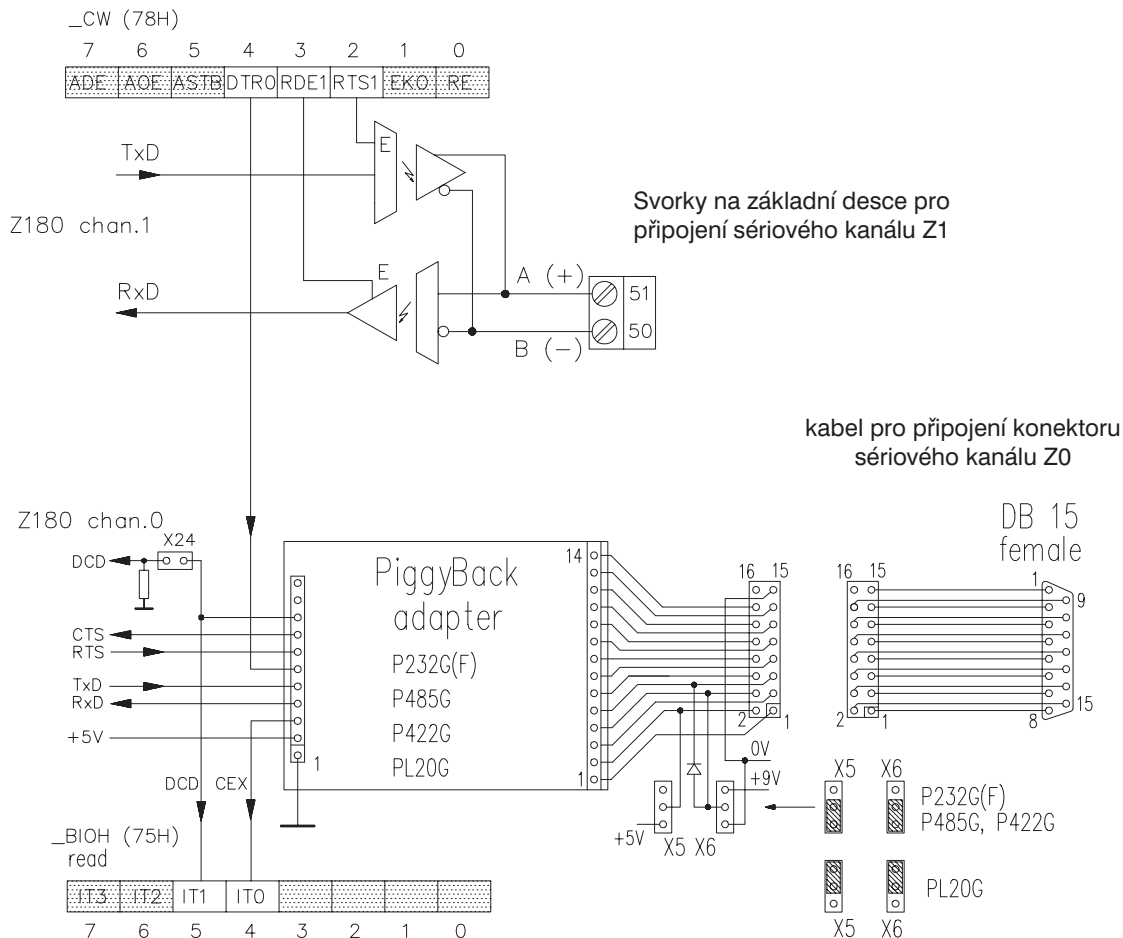
ovládaným portem $_CW$ (adresa 0x78). Signál CTS1 je využit pro synchronní kanál CSI/O. Na modulu SmartBlock je signál DCD0 je trvale uzemněn. Na modulu ESB-01 je uzemněn přes odpor a je možné využívat signál DCD z převodníku "piggy".

Sériový kanál 1 je přes převodník RSS485 s galvanickým oddělením vyveden na svorky 50 a 51 základní desky. Sériový kanál 0 je vyveden přes adaptér "piggy back" s galvanickým oddělením na konektor XC3. Napájení převodníku kanálu 1 i modulu "piggy back" je zajištěno z galvanicky odděleného vinutí napájecího transformátoru. Není však zajištěno oddělení kanálů mezi sebou.

Zapojení sériových kanálů je patrné z obrázku 22. Správné napájení převodníku "piggy back" se volí propojkami X5 a X6 (viz obr. 22). Pro moduly s převodem na rozhraní RS232, RS485 a RS422 se přivádí stabilizované napájecí napětí 5V, pro modul s převodem na proudovou smyčku se přivádí nestabilizované napětí 9V.

Při použití převodníku na proudovou smyčku je však vhodnější volit pasivní přijímač i vysílač, neboť použité napájecí napětí nezajišťuje velkou napěťovou rezervu pro úbytek napětí na vedení a přijímači (maximální použitelný odpor smyčky je cca 250Ω).

Řízení vysílače kanálu 1 (RS485) se provádí bitem RTS1 a řízení přijímače bitem RDE1 registru $_CW$. Na-



Obr. 22 Zapojení sériových kanálů na základní desce

stavení 1 do RTS1 připojuje vysílač na linku, nastavení 1 do RDE povoluje příjem z linky. Využití bitu RDE umožňuje blokovat příjem po dobu vysílání, pokud je nežádoucí zároveň přijímat vysílané znaky. Při použití poloduplexního rozhraní RS485 (kanál 0 s převodníkem "piggy" P485G) je pro řízení vysílače použit signál RTS0 asynchronního řadiče Z180. Blokování přijímače se ovládá pájecí spojkou na modulu "piggy". Rozmístění jednotlivých signálů na konektoru PFL i na konektoru Cannon standardního kabelu uvádí tabulka.

číslo dutinky DB15	číslo špičky PFL	číslo dutinky Piggy	označení signálu pro rozhraní			
			RS 232C	RS-422	RS-485	20mA Loop
8	1	1	—	—	—	I2out
15	2	2	+5V	+5V	+5V	I1out
7	3	3	GND	—	—	+9V
14	4	4	GND	GND	GND	+9V
6	5	5	—	—	—	—
13	6	6	—	—	—	—
5	7	7	RTS	—CTS	—	RxD+
12	8	8	—	+CTS	—	—
4	9	9	CTS	—RxD	—RxD	RxD—
11	10	10	—	+RxD	+RxD	TxD—
3	11	11	RxD	—RTS	—	—
10	12	12	—	+RTS	—	TxD+
2	13	13	TxD	—TxD	—RxD	—
9	14	14	—	+TxD	+RxD	—
1	15	—	—	—	—	GND

Pro generování standardních přenosových rychlostí se používá vnitřní dělič, odvozující komunikační rychlost z taktovacího kmitočtu procesoru 9.216 nebo 12.288 MHz (taktovací kmitočet procesoru je polovinou kmitočtu použitého krystalu 18.432 nebo 24.576 MHz).

Použitelné komunikační rychlosti pro různé taktovací kmitočty procesoru jsou následující:

Z180 clock	Dostupné komunikační rychlosti [kBaud]							
9.216 Mhz	57.6	28.8	19.2	9.6	4.8	2.4	1.2	
12.288 Mhz	76.8	38.4	25.6	19.2	9.6	4.8	2.4	1.2

Každý kanál má samostatný přerušovací vektor, označeny jsou **SER0_VEC** a **SER1_VEC**. Kanál 0 má vyšší prioritu.

Sériové porty mohou být obsluhovány pod přerušením nebo cyklickým dotazem (poolingem).

Poolingový ovladač testuje připravenost příznaků (TDRE, RDRF) dokud není vyprázdněn vysílací registr nebo naplněn přijímací registr. Při výskytu chyby (PE, FE, OVRN v registru STAT) musí vynulovat chybové příznaky a vykonat příslušné operace obsluhy chyb. Pokud je pro řízení přenosu vysílače kanálu 0 použit signál CTS, vysílač je automaticky pozastaven (přestane se nastavovat bit TDRE) po nastavení CTS0 do 1.

Při ovládání kanálu pod přerušením se využívá přerušování od příznaků TDRE a RDRF. Přerušování přijímače i vysílače je možno povolit samostatně příznaky RIE a TIE ve stavovém slově. Po vstupu do přerušovací procedury je nutno obsloužit stav, který jej vyvolal (přečíst registr RDR, zapsat TDR nebo vynulovat chybové příznaky), tím je žádost o přerušování vynulována.

Popis registrů

Status registr

	7	6	5	4	3	2	1	0
STAT0:	RDRF	OVNR	PE	FE	RIE	DCD0	TDRE	TIE
STAT1:	RDRF	OVNR	PE	FE	RIE	CTS1E	TDRE	TIE
	RO	RO	RO	RO	R/W	RO	RO	R/W
po RESET	0	0	0	0	0	x	x	0

RDRF: Receive Data Register Full (bit 7) Příznak RDRF je nastaven do 1, když byl přijatý znak přesunut ze shift registeru RSR do datového registru RDR. Příznak se nastavuje do 1 i v případě, že při příjmu se vyskytla chyba a je nastaven některý z chybových příznaků. RDRF se nuluje čtením datového registru RDR, přechodem procesoru do IOSTOP mode nebo signálem RESET.

OVNR: Overrun Error (bit 6) Příznak je nastaven na 1, když je registr RDR plný a v RSR je další přijatý znak. OVNR se nuluje zápisem 0 do bitu EFR registru CNTLA, přechodem procesoru do IOSTOP mode nebo signálem RESET.

PE: Parity Error (bit 5) Příznak je nastaven při výskytu chyby parity přijatého znaku, pokud je povolena kontrola parity bitem MOD1 registru CNTLA. PE se nuluje zápisem 0 do bitu EFR registru CNTLA, přechodem procesoru do IOSTOP mode nebo signálem RESET.

FE: Framing Error (bit 4) Pokud je přijat znak s nesprávným stop bitem (0 místo 1), je FE nastaveno do 1. FE se nuluje zápisem 0 do bitu EFR registru CNTLA, přechodem procesoru do IOSTOP mode nebo signálem RESET.

RIE: Receiver Interrupt Enable (bit 3) Nastavení bitu RIE do 1 povoluje přerušování od kteréhokoliv ze signálů RDRF, PE, FE a OVNR. RIE se nuluje signálem RESET.

DCD0: Data Carrier Detect (bit 2 STAT0) Kanál 0 má externí vstup DCD0, který umožňuje nulovat přijímač. Na modulu SmartBlock je tento signál uzemněn a nemá tedy žádný význam.

CTS1E: CTS1 Enable (bit 2 STAT1) Kanál 1 má externí vstup CTS multiplexován se signálem RXS synchronního sériového kanálu CSI/O. Nastavení 1 aktivuje funkci CTS1, nastavení 0 aktivuje funkci RXS. Na desce SBPS-02 není možné využívat signál CTS1, proto musí být tento bit vždy nastaven na 0. V opačném případě nebude správně nasta-

vován bit TDRE při vyprázdnění registru TDR vysílače.

TDRE: Transmit Data Register Empty (bit 1) Bit je v 1 vždy, když je vysílací registr prázdný. Po zápisu znaku pro vysílání je TDRE shozeno do 0. Příznak se opět nastaví do 1, jakmile je znak z TDR přepsán do TSR (Transmit Shift register). TDRE je nastaveno do 1 při přechodu procesoru do IOSTOP mode nebo signálem RESET. Pokud je vstupní signál CTS kanálu 0 ve stavu 1, TDRE0 je udržován ve stavu 0 a tak pozdržuje vysílání dalšího znaku. Pro kanál 1 nelze řízení přenosu s pomocí CTS využít, příjem CTS1 musí být zakázán nastavením 0 do CTS1E.

TIE: Transmit Interrupt Enable (bit 0) Nastavení TIE do 1 povoluje přerušení od vysoké úrovně signálu TDRE. TIE se nuluje signálem RESET.

Řídící registr CNTLA

	7	6	5	4	3	2	1	0
CNTLA0:	MPE	RE	TE	RTS0	MPBR /EFR	MOD 2	MOD 1	MOD 0
CNTLA1:	MPE	RE	TE	CKA1D	MPBR /EFR	MOD 2	MOD 1	MOD 0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
po RESET	0	0	0	1	0	x	x	x

MPE: Multi-Processor Mode Enable (bit 7) Sériové kanály Z180 umožňují komunikaci s multiprocesorovým bitem (zařazuje se místo paritního bitu nezávisle na nastavení parity) pro selektivní komunikaci na sdílené sběrnici. Multiprocesorový formát je aktivován, pokud MP bit v registru CNTLB je 1. V opačném případě bit MP nemá význam. Pokud je multiprocesorový formát aktivní, logika příjmu znaků je následující:

Když MPE=1, přijímač přijme (nastaví RDRF, příp. vydá přerušení) pouze ty znaky, které mají nastavený multiprocesorový bit (MP bit). Ostatní znaky jsou ignorovány.

Když MPE=0, přijímač kanálu přijímá všechny znaky nezávisle na tom, jak mají nastavený MP bit.

RE: Receiver enable (bit 6) Nastavení RE=1 povoluje přijímač. Pokud je RE nastaveno do nuly, je přijímač zakázán a případný započatý příjem je přerušen. Shození RE však nenuluje bit RDRF registru STAT. Bit RE je nulován signálem RESET nebo přechodem procesoru do IOSTOP mode.

TE: Transmit Enable (bit 5) Nastavení TE=1 povoluje vysílač. Pokud bit TE je nastaven do nuly, je vysílač zablokovaný a případné vysílání je přerušeno. Při změně TE se nemění stav bitu TDRE registru STAT. Bit TE se nuluje signálem RESET nebo přechodem procesoru do IOSTOP mode.

RTS0: Request To Send Chan.0 (bit 4 CNTLA0)

Bit RTS0 určuje stav výstupního signálu RTS0. Skutečný význam signálu RTS0 závisí na typu adaptéru "piggy back", který je osazen na základní desce (PB1):

- RS232 - signál je přenášen na výstup
- RS422 - signál je přenášen na výstup a podle nastavení propojek na modulu "piggy back" může být použit pro řízení vysílače
- RS485 - signál je použit pro řízení vysílače a přijímače (stav RTS se kopíruje do vstupu CTS)
- smyčka 20mA - signál není využit (stav RTS se kopíruje do vstupu CTS)

Pokud je řízen vysílač, odpovídá nastavení RTS0=0 přepnutí na vysílání (připojení vysílače), nastavení RTS0=1 přepnutí na příjem (odpojení vysílače).

Pro kanál 1 je řízení vysílače ovládáno bitem RTS1 registru _CW (adresa 78H). Při RTS1=1 je vysílač připojen.

CKA1D: CKA1 Clock Disable (bit 4 CNTLA1)

Pokud je CKA1D nastaven do 1, je multiplexovaný vývod procesoru CKA1/TEND0 použit pro TEND0, v opačném případě pro vstup externího hodinového signálu pro kanál 1. Bit by měl být programován na 0. Po signálu RESET je bit správně nastaven do 0.

MPBR/EFR: MP Bit Rec./ Error Flag Reset (bit 3)

Tento bit má jiný význam pro čtení a zápis. Pokud je povolena komunikace s multiprocesorovým bitem, obsahuje hodnotu MP bitu naposledy přijatého znaku.

Zapsáním 0 jsou shozeny příznaky chyb FE, PE a OVR. Po signálu RESET není hodnota bitu definována.

MOD2,1,0: Data Format Mode 2,1,0 (bit 2-0)

Tyto bity umožňují nastavení formátu komunikace:

MOD2	0: data 7 bitů	1: data 8 bitů
MOD1	0: bez parity	1: parita povolena
MOD0	0: 1 stop bit	1: 2 stop bity

Řídící registr CNTLB

	7	6	5	4	3	2	1	0
CNTLB:	MPBT	MP	CTS/PS	PEO	DR	SS2	SS1	SS0
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
po RESET	x	0	0	0	0	1	1	1

MPBT: Multiprocessor Bit Transmit (bit 7) Pokud je povolen režim komunikace s multiprocesorovým bitem (bit MPE registru CNTLA =1), udává MPBT hodnotu MP bitu pro následující vysílání (při MPBT=1 se vysílá MP bit=1). Po signálu RESET není stav bitu MPBT definován.

MP: Multiprocessor Mode (bit 6) Pokud MP=1, je nastaven režim komunikace s multiprocessorovým bitem. Formát přenosu je určen bity MOD2 (počet datových bitů) a MOD0 (počet stop bitů):

Start + 7/8 datových bitů + MP bit + 1/2 stop

Při MP=1 není vkládán paritní bit bez ohledu na nastavení MOD1. Místo paritního bitu se vysílá bit MP. Pokud je nastaven MP=0, je formát přenosu nastaven bity MOD2, MOD1 a MOD0. Po signálu RESET je MP bit nastaven do 0.

CTS/PS: Clear To Send/Prescale (bit 5) Při čtení bit udává stav externího signálu CTS. Pokud je vstup CTS = 1 (H), je obsah bitu 1. Je vhodné připomenout, že při CTS=1 je bit TDRE registru STAT udržován ve stavu 0. Kanál 1 nemůže využívat signál CTS, CTS1E registru STAT1 musí být programován na 0.

Při zápisu hodnota bitu CTS/PS určuje dělicí poměr předděliče pro baudovou rychlost. Nastavení 1 určuje dělicí poměr 30, 0 určuje dělicí poměr 10. Po signálu RESET je bit nastaven na 0.

PEO: Parity Even - Odd (bit 4) Bitem PEO se volí sudá nebo lichá parita, pokud je nastaven formát komunikace s paritou (bit MP registru CNTLB je 0 a bit MOD1 registru CNTLA je 1). Nastavení 0 určuje sudou (Even) paritu, nastavení 1 lichou (Odd). Po signálu RESET je bit nastaven na 0.

DR: Divide Ratio (bit 3) Bit DR určuje dělicí poměr baudové rychlosti vzhledem ke vzorkování datového bitu. Pokud DR=1, dělicí poměr je 64, při DR=0 je poměr 16. Po signálu RESET je bit nastaven na 0.

SS2,1,0: Source/Speed Select 2,1,0 Bity SS určují zdroj hodinového signálu (interní/externí) a dělicí poměr pro generátor baudové rychlosti. Po signálu RESET jsou bity SS2,1,0 nastaveny do 1. Možnosti nastavení dělicího poměru jsou v následující tabulce:

SS2	SS1	SS0	Dělicí poměr
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	externí hodiny (nevyužito)

Skutečná baudová rychlost sériového kanálu závisí na nastavení bitů CTS/PS, DR a SS2-0 a na hodnotě taktovacího kmitočtu procesoru Z180. Všechny možnosti pro různé taktovací kmitočty jsou uvedeny v tabulce na obr. 23.

Programová podpora sériových kanálů Z180

Na sestavení obsahu CNTLB pro požadované baudové rychlosti je připravena funkce:

```
int z180baud(int clock, int baud)
```

Funkce vrací byte, který má nastaveny bity PS, DR a SS pro nastavení požadované komunikační rychlosti **baud** pro aktuální taktovací kmitočet procesoru **clock**. Parametry **baud** a **clock** se zadávají v jednotkách 1200 Hz, takže např. pro taktovací kmitočet 9.216 MHz parametr **clock**=7680 a pro rychlost 19200 parametr **baud**=16.

Pro určení taktovacího kmitočtu je možné použít funkci **sysclock()**, která vrací hodinový kmitočet (uložený v paměti EEPROM) v jednotkách 1200 Hz.

Pro příjem a vysílání mohou být použity následující knihovní funkce:

```
int ser_init_z0(char mode, char baud);
int ser_send_z0(char *buf, char *count);
int ser_rec_z0(char *buf, char *count);
int ser_kill_z0(void);
```

Pro kanál 1 se ve jméně funkce změní **z0** na **z1**.

ser_init_z0 inicializuje sériový kanál. Parametr **mode** udává formát přenosu:

bit 0	0: 1 stop bit	1: 2 stop bity
bit 1	0: bez parity	1: s paritou
bit 2	0: 7 datových bitů	1: 8 datových bitů
bit 3	není použit	
bit 4	0: sudá parita (EVEN)	1: lichá parita (ODD)

Parametr **baud** se zadává v jednotkách 1200 baud.

Po nastavení kanálu funkcí **ser_init_z0** je možné používat funkce **ser_send_z0** a **ser_rec_z0** pro vysílání a příjem. Parametr **count** je ukazatel na počítadlo vyslaných/přijatých znaků. Obě funkce pracují pod přerušením. Počítadlo je dekrementováno s každým vyslaným/přijatým bytem a po dosažení hodnoty 0 je přenos ukončen. Uživatelský program může podle obsahu počítadla přenos kontrolovat a identifikovat jeho ukončení. Funkce **ser_kill_z0** ihned ukončí přenos a zakáže komunikační kanál.

Demonstrační program pro použití komunikačních funkcí je v programu SER0_DEM.C a SER1_DEM.C.

Pre-scaler	Sampl. Rate	Baud Rate		General	Baud rate for Z180 clock [BPS]		CKA	
PS /DR	DR /RATE	SS 210	Div Ratio	Divide Ratio	12.288 MHz	9.216 MHz	I/O	Clock Frekv.
0 $\Phi / 10$	0 16	000	1	$\Phi / 160$	76800	57600	0	$\Phi / 10$
		001	2	320	38400	28800		20
		010	4	640	19200	14400		40
		011	8	1280	9600	7200		80
		100	16	2560	4800	3600		160
		101	32	5120	2400	1800		320
		110	64	10240	1200	900		640
		111	—	fc / 16	—	—	1	fc
	1 64	000	1	$\Phi / 640$	19200	14400	0	$\Phi / 10$
		001	2	1280	9600	7200		20
		010	4	2560	4800	3600		40
		011	8	5120	2400	1800		80
		100	16	10240	1200	900		160
		101	32	20480	600	450		320
		110	64	40960	300	225		640
		111	—	fc / 64	—	—	1	fc
1 $\Phi / 30$	0 16	000	1	$\Phi / 480$	25600	19200	0	$\Phi / 30$
		001	2	960	12800	9600		60
		010	4	1920	6400	4800		120
		011	8	3840	3200	2400		240
		100	16	7680	1600	1200		480
		101	32	15360	800	600		960
		110	64	30720	400	300		1920
		111	—	fc / 16	—	—	1	fc
	1 64	000	1	$\Phi/1920$	6400	4800	0	$\Phi / 30$
		001	2	3840	3200	2400		60
		010	4	7680	1800	1200		120
		011	8	15360	900	600		240
		100	16	30720	450	300		480
		101	32	61440	225	150		960
		110	64	122880	112	75		1920
		111	—	fc / 64	—	—	1	fc

Obr. 23 Nastavení komunikačních rychlostí Z180

10 Analogová část

Blokové schéma je uvedeno na obrázku 22. Analogová část jednotky je galvanicky oddělena od obvodů mikropočítače. Galvanicky oddělení napájení analogových obvodů je zajištěno z oddělených vinutí transformátoru. AD a DA převodníky jsou připojeny na synchronní sériový port mikroprocesoru Z180 (CSI/O). Ovládání analogových obvodů se provádí prostřednictvím bitů řídicího registru `_CW` a sériového řídicího registru ADCR.

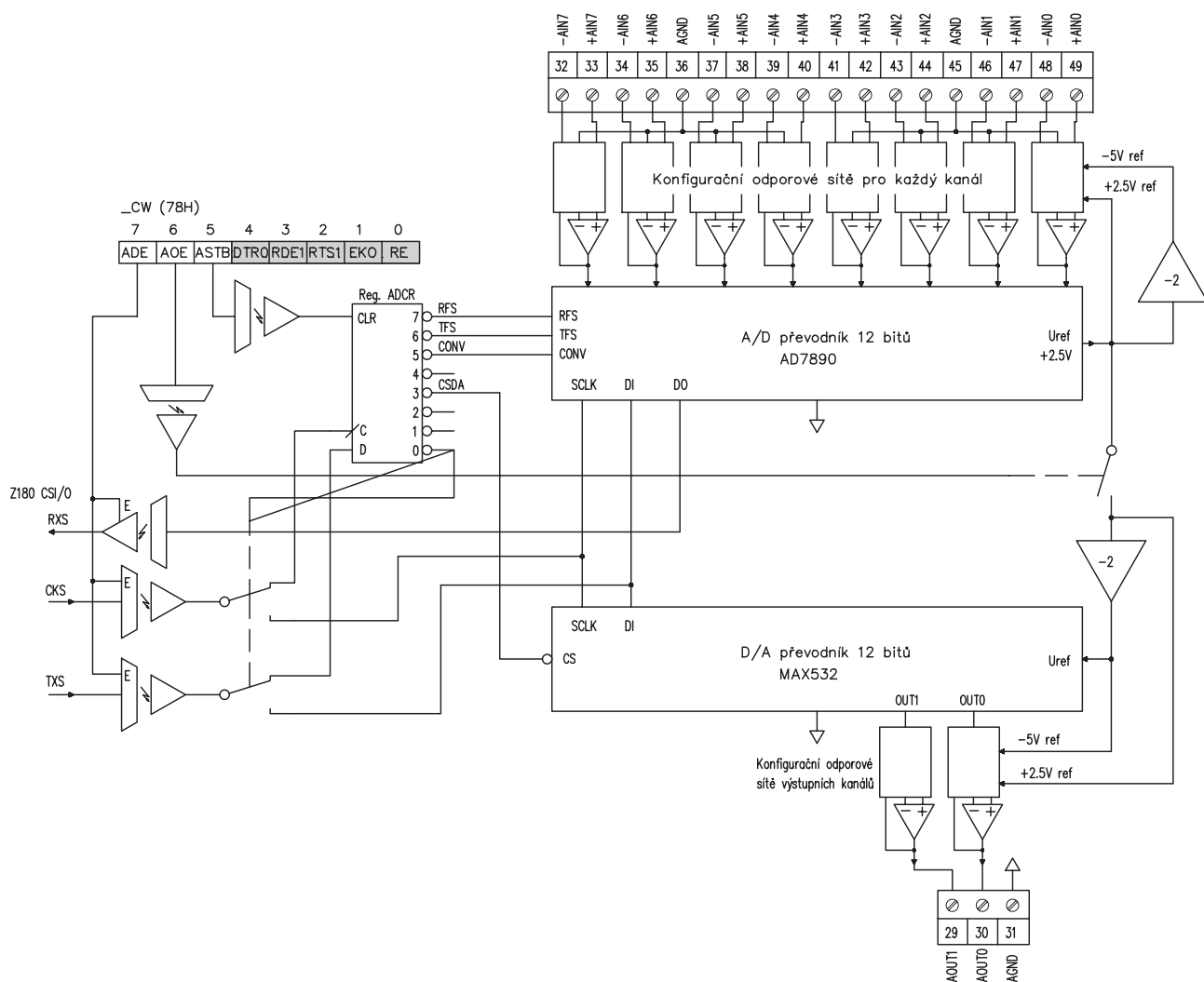
Z registru `_CW` jsou pro ovládání použity bity ADE, AOE a ASTB. Bit ADE ovládá připojení celé analogové části ke kanálu CSI/O, (kanál je sdílen se sériovým expanzním portem jednotky). Bit AOE uvolňuje referenční napětí pro DA převodník a umožňuje tak blokovat výstupní analogové hodnoty. Bit ASTB řídí přístup do registru ADCR.

Registru ADCR svými výstupy řídí výběrové signály AD a DA převodníku a přepíná datový (TXS) a synchronizační (CKS) signál. Po vynulování registru ADCR nastavením a shobením bitu ASTB registru `_CW` jsou signály CKS a TXS připojeny na vstupy registru ADCR a slovo, vyslané do kanálu CSI/O je za-

psáno do tohoto registru. Po zapsání slova jsou signály CKS a TXS přepnuty ke vstupům AD a DA převodníků. Výběr obvodu a funkce pro zápis či čtení dalšího slova se určuje vhodným nastavením bitů RFS, TFS, CONV a CSDA.

Vstupní obvody AD převodníku jsou osazeny operačními zesilovači s nízkým napěťovým driftem, malými vstupními proudy a dlouhodobou stálostí parametrů. Konkrétní zapojení vstupního zesilovače každého vstupu pro měření požadovaného typu hodnoty a rozsah je určeno vložením příslušné odporové sítě. Konfigurační odporová síť je vložena v patci DIL14. Pro běžné rozsahy napětí, proudu a odporů jsou k dispozici hotové odporové sítě AIPx.

Výstupní obvody DA převodníku jsou osazeny operačními zesilovači a obdobnými odporovými sítěmi pro konfiguraci výstupní veličiny. Zapojení výstupních obvodů s příslušnou odporovou sítí umožňuje realizovat symetrický nebo nesymetrický napěťový i proudový výstup. Pro běžné rozsahy výstupního napětí a proudu jsou k dispozici hotové odporové sítě AOPx.

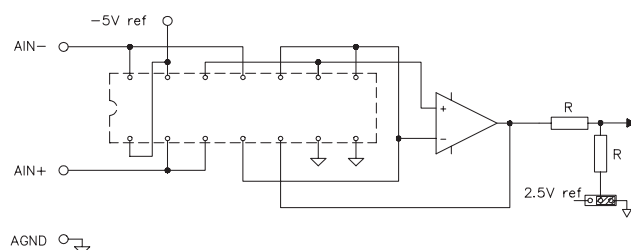


Obr.24 Blokové schéma analogové části mikropočítače

11 Analogové vstupy

Vstupní obvody obsahují operační zesilovač, patici pro konfigurační odporovou síť (tzv. domeček) a propojku pro posunutí rozsahu. Na vývody patice jsou přivedeny oba vstupy a výstup operačního zesilovače, referenční napětí, vstupní svorky a analogová zem. Konkrétní zapojení vstupu s jednotlivými typy odporových sítí je popsáno v další kapitole. Pro nestandardní aplikace nebo zvláštní rozsahy je možné sestavit vlastní odporovou síť. Zesílení je obvykle voleno tak, aby výstupní napětí operačního zesilovače pro celý rozsah měření bylo $0 \div 5V$. Propojkou je možné zvolit rozsah $0 \div 5V$, $\pm 2.5V$ (rozsah je stejnosměrně posunut o $2.5V$) nebo $0 \div 2.5V$.

Referenční napětí, vyvedené z obvodu převodníku je odděleno a posíleno operačním zesilovačem a přivedeno na patice konfiguračních odporových sítí. Toto napětí se používá jako opěrné napětí pro měření odporů.



Obr. 25 Schéma jednoho vstupního obvodu

Zapojení připojovacích svorek je zřejmé z blokového schématu na obr. 24. Pro každý analogový vstup jsou vyvedeny dvě svorky, označené "-" a "+". To jsou obvykle (na napěťových a proudových rozsazích) invertující a neinvertující vstupy. Analogový společný vodič AGND (analogová zem) je vyvedena jednou svorkou pro 4 analogové vstupy. Analogová zem je společná pro obvody analogových vstupů i výstupů, je však galvanicky oddělena od logických obvodů mikropočítače.

Nepoužité vstupy **musí** být ošetřeny spojením záporné zpětné vazby a uzemněním neinvertujícího vstupu operačního zesilovače (použije se "nulová odporová síť" nebo se drátovými propojkami spojí vývody 5-10 a 6-9 přímo v patici). Pokud vstupní obvod bez konfigurační sítě zůstane bez ošetření, je operační zesilovač v saturaci a jeho výstupní napětí může přes substrátové diody multiplexeru A/D převodníku způsobit chybu ostatních vstupů.

A/D převodník je typu AD7890 s osmikanálovým analogovým multiplexorem, vzorkovacím obvodem, převodníkem s postupnou aproximací a zdrojem referenčního napětí. Zpracovávané vstupní napětí je $0 \div 2.5V$ nezávisle na zapojení vstupního operačního zesilovače. Analogové napětí z multiplexoru je zachyceno ve vzorkovacím obvodu (po dobu převodu se napětí nemění). Doba vzorkování je určena vnitřním časováním. Vlastní převod je prováděn metodou postupné aproximace. Binární číslo, odpovídající měřené analogové hodnotě, je po ukončení převodu uloženo do datového registru se sériovým přístupem.

11.1 Programová obsluha

Při obsluze AD převodníku je třeba nastavovat bity registru `_CW` a sériovým kanálem CSI/O zapisovat řídicí registr ADCR a vnitřní registry obvodu převodníku AD7890.

Registru ADCR (write only):

bit	7	6	5	4	3	2	1	0
ADCR	RFS	TFS	CONV	x	CSDA	x	0	1

RFS - Receive Frame Sync (bit 7) Ovládá stejnojmenný signál AD převodníku. Nastavení 1 určuje rámec pro zaslání příkazu z procesoru do registru AD převodníku.

TFS - Transmit Frame Sync (bit 6) Ovládá stejnojmenný signál AD převodníku. Nastavení 1 určuje rámec pro čtení převedené hodnoty z vnitřního datového registru převodníku do procesoru.

CONV - Convert Start (bit 5)

Ovládá vstup CONVST AD převodníku. Umožňuje externí asynchronní spouštění převodu. Při běžné programové obsluze je výhodnější start převodu provádět synchronně zápisem příkazu do control

registru AD převodníku, v takovém případě musí být tento bit nulový.

CSDA - Chip Select DA (bit 3) Tento bit je využíván pouze pro komunikaci s převodníkem analogového výstupu.

Ostatní Bity 4 a 2 (označené x) jsou nepoužité a jejich obsah může být libovolný. Bity 1 a 0 musí mít při zápisu definovaný stav 0 a 1, to zajišťuje synchronizaci přepisu zapsaného slova ze shifteru do výstupního registru.

Control registr AD převodníku (write only):

bit	7	6	5	4	3	2	1	0
AD7890	x	x	x	STBY	CONV	A0	A1	A2

A2, A1, A0 (bity 0, 1, 2) Adresové vstupy analogového multiplexeru. Nastavení bitů řídí přepnutí multiplexeru podle tabulky:

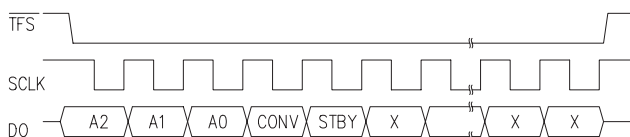
A2	A1	A0	vstupní kanál
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3

A2	A1	A0	vstupní kanál
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

CONV - Convert start (bit 3) Provádí programově start AD převodu. Používá se v případě, že start převodu není ovládán hardwarově výstupem registru ADCR. Vlastní převod je spuštěn při zápisu CONV=1 po prodlevě na vzorkování vstupního obvodu.

STBY - Stand By (bit 4) Zápisem 1 je převodník uveden do stavu se sníženou spotřebou.

Časový průběh zápisu do registru AD7890 ilustruje následující diagram:



Obr. 26 Sériový zápis do control registru AD7890

Registru využívá pouze 5 bitů. Rámec zápisu slova určuje nastavení signálu TFS (provede se zápisem TFS=1 do registru ADCR). Je třeba podotknout, že z kanálu CSI/O procesoru Z180 vycházejí bity v pořadí od nejméně významného po nejvýznamnější. Po příchodu šesti zápisových taktů je přepnut vstupní multiplexer, po prodlevě na uklidnění napětí je navzorkována vstupní hodnota a spuštěn vlastní převod. Prodleva na vzorkování je určená externím kondenzátorem a činí cca 4 μ s. Vlastní převod při použité taktovací frekvenci AD převodníku 2.5MHz trvá 5.7 μ s.

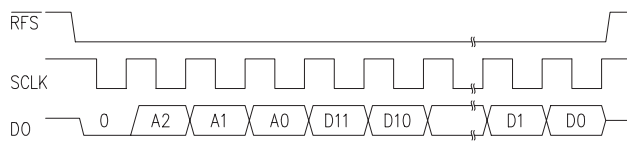
Datový registr AD převodníku (read only):

AD	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
7890	0	A2	A1	A0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

A2, A1, A0 (bity 14, 13, 12) Kopie nastavených adresových vstupů analogového multiplexeru. Bity umožňují kontrolovat přítomnost AD převodníku.

D11÷D0 (bity 11÷0) Vlastní datové bity převedené hodnoty.

Čtení registru ilustruje následující obráz. Rámec čtení je vymezen nastavením signálu RFS (provede



Obr. 27 Sériové čtení datového registru AD7890

se zápisem RFS=1 do registru ADCR). Čtení se provede dvěma cykly kanálu CSI/O. Z obvodu AD7890 bity vycházejí v pořadí od nejvýznamnějšího po nejméně významný, což při interpretaci kanálem CSI/O procesoru Z180 způsobí zrcadlové převrácení jednotlivých bitů ve slově. Pro správnou interpretaci je nutno bity zrcadlově převrátit programovou cestou.

Přímá obsluha AD převodníku

Posloupnost jednotlivých operací obsluhy je následující:

- V registru ADCNTR (vnitřní registr Z180 pro řízení kanálu CSI/O) zvolíme komunikační rychlost CSI/O (obvykle maximální).
- Vynulovat registr ADCR zápisem nuly a jedničky v bitu ASTB registru _CW.
- Nastavit TFS=1 v registru ADCR, tj. do CSI/O vyslat 41H.
- Následujícím zápisem do CSI/O zapsat do vnitřního registru AD7890 číslo kanálu a start převodu (CONV=1). Tím se spustí vlastní převod.
- Vynulovat registr ADCR zápisem nuly a jedničky v bitu ASTB registru _CW.
- Nastavit RFS=1 v registru ADCR, tj. do CSI/O vyslat 81H.
- Vyčíst převedenou hodnotu z vnitřního datového registru AD7890, tj. 2x provést příjem z CSI/O. Po zrcadlovém převrácení bitů v obou přijatých bytech a vymaskování platných bitů dostaneme vlastní naměřenou hodnotu.
- Vynulovat registr ADCR zápisem nuly a jedničky v bitu ASTB registru _CW. Tím je cyklus obsluhy ukončen.

Obsluha AD převodníku funkcí knihovny

```
int adin2 (int chan);
```

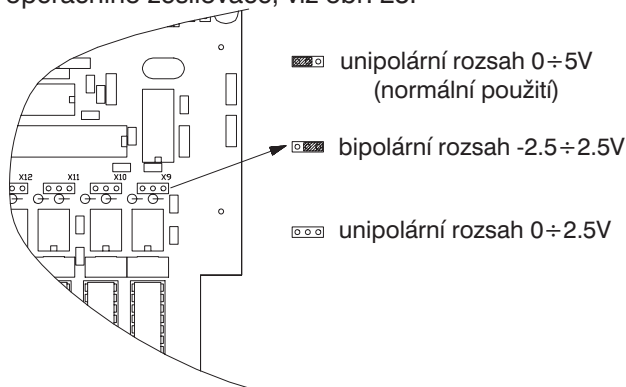
Funkce vrací naměřenou hodnotu kanálu **chan**. Hodnota je vždy kladná. Plný rozsah vstupní veličiny odpovídá rozsahu 0÷4095. Pokud je vstupní rozsah zvoleného kanálu symetrický (vstupní signál je zapojením propojky posunut o polovinu rozsahu), bude nula vstupní veličiny odpovídat hodnotě 2048.

11.2 Konfigurace vstupních obvodů pro měření jednotlivých veličin

Referenční napětí převodníku je nastaveno na 2.528V. Vlastní vstup obvodu AD7890 je unipolární s

rozsahem od 0 do $2.528 \cdot 4095/4096 = 2.5274V$. Pro zajištění kompatibility se standardní řadou odporo-

vých sítí je výstup vstupního operačního zesilovače zaveden na odporový dělič, viz obr. 25. Propojka, připojená na dolním konci děliče každého kanálu, umožňuje tři způsoby modifikace výstupního napětí operačního zesilovače, viz obr. 28.



Obr. 28 Propojky pro přepínání vstupního rozsahu

V základní poloze (na obr. 28 nahoře), je dolní konec děliče připojen na analogovou zem, což zajišťuje dělení výstupního napětí zesilovače v poměru 1:2, tj. přizpůsobení ke vstupnímu rozsahu obvodu převodníku.

Druhá poloha propojky (obr. 28 uprostřed) zapojuje dolní konec děliče na referenční napětí 2.528V, což umožňuje posunout bipolární rozsahy -2.528V ÷ +2.527V do unipolárního vstupního rozsahu obvodu převodníku. Nulová hodnota výstupního napětí vstupního zesilovače bude potom zobrazena v polovině unipolárního rozsahu, tj. číslem 2048.

Pokud je propojka nezapojena (obr. 28 dole), je výstupní napětí zesilovače přímo přivedeno na vstup převodníku. Při použití standardních odporových sítí bude vstupní rozsah poloviční. To je výhodné pro měření malých napětí, protože při zajištění daného rozsahu je zesílení operačního zesilovače poloviční.

V dalším popisu budeme vždy uvažovat pouze první dva způsoby zapojení propojky, tj. předpokládáme pro plný rozsah měření výstupní napětí zesilovače v rozsahu 0 ÷ 5.0548V a tomu odpovídající referenční napětí $U_{ref} = 2.528V$. Na patici pro odporové sítě je vyvedeno dvojnásobné referenční napětí $U_{ref5} = 2 \cdot U_{ref} = 5.056$.

V unipolárním zapojení je tedy rozsah měření od 0 do $2 \cdot U_{ref} \cdot 4095/4096 = 5.0548V$, v bipolárním od $-2 \cdot U_{ref}/2$ do $2 \cdot U_{ref} \cdot 2047/4096$, tj. od -2.528V do +2.527V. Rozlišovací schopnost měření je na obou rozsazích shodná a činí 1.2344 mV/bit (tuto hodnotu je možno vyjádřit jako celočíselný zlomek 79/64). Pro vztah vstupního napětí převodníku (tj. výstupního napětí vstupního zesilovače) a binární hodnoty M platí:

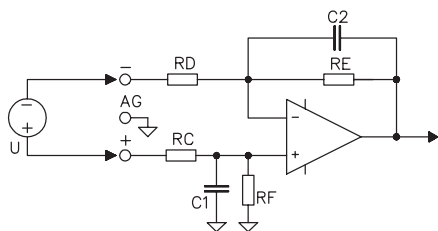
$$U = \frac{2 \cdot U_{ref}}{4096} \cdot M; \text{ a tedy } U = \frac{5056}{4096} \cdot M = \frac{79}{64} \cdot M \text{ [mV]}$$

Konkrétní převod vstupní měřené hodnoty na číselný údaj závisí na konfiguraci vstupu příslušným typem odporové sítě. Odporové sítě upravují vstupní zesilovač takovým způsobem, aby výstupní napětí operačního zesilovače odpovídalo základnímu rozsahu měření převodníku.

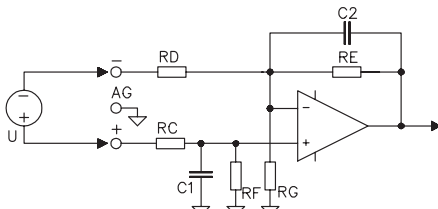
Typ odporové sítě	Vstupní napětí pro max. rozsah měření		Zesílení oper. zes.	Dovolené napětí vstupů proti AGND	Rozlišení na 1 bit	Vstupní odpor dif. [kΩ]	Vstupní odpor proti zemi [kΩ] inv./neinv.
	unipolární	bipolární					
AIPU-0x	0 ÷ 20.219 V	-10.112 V ÷ +10.107 V	0.25	±40 V	4.938 mV	1440	720/900
AIPU-1x	0 ÷ 10.110 V	-5.0560 V ÷ +5.0535 V	0.5	±25 V	2.469 mV	720	360/540
AIPU-2x	0 ÷ 5.0548 V	-2.5280 V ÷ +2.5268 V	1	±15 V	1.234 mV	360	180/380
AIPU-3x	0 ÷ 2.0219 V	-1.2640 V ÷ +1.2634 V	2	±10 V	493.8 μV	144	72/252
AIPU-4x	0 ÷ 1.0110 V	-505.60 mV ÷ +505.35 mV	5	±10 V	246.9 μV	72	36/216
AIPU-5x	0 ÷ 505.48 mV	-252.80 mV ÷ +252.68 mV	10	±10 V	123.4 μV	36	18/198
AIPU-6x	0 ÷ 202.19 mV	-101.12 mV ÷ +101.07 mV	20	±10 V	49.38 μV	14.4	7.2/187
AIPU-7x	0 ÷ 101.10 mV	-50.535 mV ÷ +50.560 mV	50	±10 V	24.69 μV	7.2	3.6/184
AIPU-8x	0 ÷ 50.548 mV	-25.280 mV ÷ 25.268 mV	100	±10 V	12.34 μV	3.6	1.8/182
Typ odporové sítě	Vstupní napětí pro maximální rozsah měření		Zesílení oper. zes.	Dovolené napětí vstupů proti AGND	Rozlišení na 1 bit	Vstupní odpor dif. [kΩ]	Vstupní odpor proti zemi [kΩ] inv./neinv.
	unipolární	bipolární					
AIPV-0x	0 ÷ 20.219 V	-10.112 V ÷ +10.107 V	0.25	±300V	4.938 mV	1440	720/739
AIPV-1x	0 ÷ 10.110 V	-5.0560 V ÷ +5.0535 V	0.5	±200V	2.469 mV	360	360/379
AIPV-2x	0 ÷ 5.0548 V	-2.5280 V ÷ +2.5268 V	1	±100V	1.234 mV	180	180/199

x v objednacím čísle určuje tlumení: 0 - bez tlumení (kondenzátory nejsou osazeny)
1 - filtr s časovou konstantou cca 0.1ms
2 - filtr s časovou konstantou cca 10 ms

Vstupní rozsahy pro odporové sítě AIPU a AIPV



Obr. 29 Vstupní obvod s odporovou sítí AIPU



Obr. 30 Vstupní obvod s odporovou sítí AIPV

Měření napětí

Při měření napětí je vstupní zesilovač zapojen jako diferenciální napěťový zesilovač. Invertující i neinvertující vstupy jsou vyvedeny na vstupní svorky, odpory v konfigurační síti určují zesílení a vstupní odpor obvodu. Pro měření je možné použít konfigurační odporové sítě typu AIPU nebo AIPV. Odpovídající zapojení vstupního obvodu pro oba typy odporových sítí je na obrázcích 29 a 30,.

Zapojení je v obou případech obdobné. Vstup s odporovou sítí AIPV má navíc odporový dělič i v invertujícím vstupu, což umožňuje zvětšit posunutí vstupního signálu vzhledem ke společné analogové zemi za cenu mírného zvýšení offsetu (větší zesílení operačního zesilovače). Kondenzátory C1 a C2 omezují kmitočtový rozsah vstupního zesilovače a slouží k omezení případných rušivých impulsů při měření pomalých signálů.

Při návrhu vlastní operační sítě musí být vyvážené oba vstupy operačního zesilovače. Pro zapojení dle obr. 29 musí být $R_C = R_D$ a $R_E = R_F$. Pro zapojení dle obr. 30 musí být $R_C = R_D$ a $R_F = R_E \parallel R_G$ (paralelní kombinace). Výstupní napětí operačního zesilovače bude:

$$U_{\text{výst}} = \frac{R_E}{R_D} (U_+ \pm U_-);$$

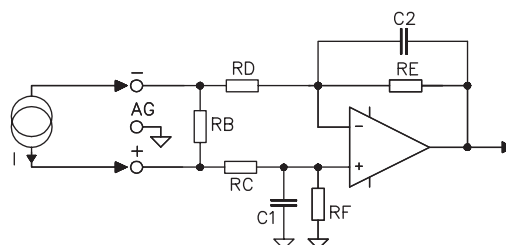
S použitím vztahu pro výstupní napětí zesilovače a binární hodnotu:

$$U_+ \pm U_- = \frac{79}{64} \cdot \frac{R_D}{R_E} \cdot M \quad [\text{mV}]$$

Pro plné využití měřicího rozsahu se zesílení volí tak, aby na plném rozsahu (tj. při maximálním vstupním napětí) bylo výstupní napětí přibližně rovno 5V. Přesné hodnoty napětí pro hranice rozsahu a rozlišovací schopnost na 1 bit se standardními odporovými sítěmi AIPU a AIPV jsou uvedeny v tabulkách.

Měření proudů

Měření proudu se provádí nepřímo měřením napěťového úbytku na snímacím odporu. Snímací odpor (standardně 125 nebo 250 Ω) je zapojen mezi vstupními svorkami '+' a '-'. Operační zesilovač pracuje jako diferenciální napěťový zesilovač. Odpory v konfigurační síti AIPU určují zesílení. Standardní odporové sítě AIPU umožňují měření proudu do 40 mA. Pro mě-



Obr. 31 Měření proudu s odporovou sítí AIPU

ření větších proudů je nutno použít externí snímací odpor. Odpovídající zapojení vstupního obvodu je na obrázku 31. Kondenzátory C1 a C2 omezují kmitočtové pásmo vstupního obvodu a slouží k potlačení případných rušivých impulsů při měření pomalu se měnících signálů.

Při návrhu vlastní operační sítě musí být vyvážené oba vstupy operačního zesilovače, tj. $R_C = R_D$ a $R_E = R_F$. Zesílení operačního zesilovače je dáno poměrem $R_E : R_D$. Výstupní napětí operačního zesilovače bude:

$$U_{\text{výst}} = \frac{R_E}{R_D} (U_+ \pm U_-) = \frac{R_E}{R_D} \cdot R_B \cdot I$$

Typ	Vstupní napětí pro max. rozsah měření		Zesílení operač. zesilovače	Rozlišení na 1 bit	Dovolené napětí vstupů proti AGND	Snímací odpor [Ω]
	unipolární	bipolární				
AIPU-0x	0 ÷ 40.448 mA	-20.224 mA ÷ +20.214 mA	0.5	9.875 μ A	± 15 V	125
AIPU-1x	0 ÷ 20.219 mA	-10.112 mA ÷ +10.107 mA	1	4.938 μ A	± 15 V	125
AIPU-2x	0 ÷ 10.110 mA	-5.0560 mA ÷ +5.0535 mA	2	2.469 μ A	± 10 V	250
AIPU-3x	0 ÷ 5.0548 mA	-2.5280 mA ÷ +2.5268 mA	4	1.234 μ A	± 10 V	250

x v objednací čísle určuje tlumení: 0 - bez tlumení (kondenzátory nejsou osazeny)
1 - filtr s časovou konstantou cca 0.1ms
2 - filtr s časovou konstantou cca 10 ms

Vstupní rozsahy pro odporové sítě AIPU

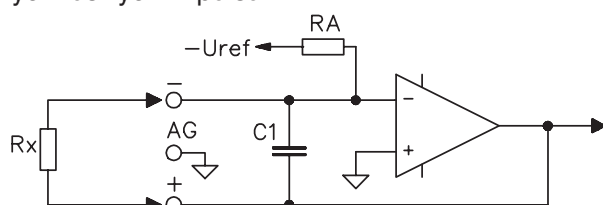
S využitím vztahu mezi výstupním napětím $U_{\text{výst}}$ operačního zesilovače a binární hodnoty M platí:

$$I = \frac{79}{64} \cdot \frac{R_D}{R_B \cdot R_E} \cdot M \quad [\text{mA}]$$

Pro plné využití měřicího rozsahu se zesílení volí tak, aby na plném rozsahu (tj. při maximálním měřeném proudu) bylo výstupní napětí přibližně rovno 5V. Přesné hodnoty napětí pro hranice rozsahu a rozlišovací schopnost na 1 bit se standardními odporovými sítěmi AIPI jsou uvedeny v tabulce.

Měření odporů

Měření odporu přímou metodou se provádí s pomocí invertujícího zesilovače. V konfigurační síti je pouze odpor R_A který určuje rozsah měření. Odpovídající zapojení vstupního obvodu je na obrázku 32. Kondenzátor $C1$ slouží k omezení kmitočtového pásma vstupního obvodu a používá se k omezení případných rušivých impulsů.



Obr. 32 Měření odporu se sítí AIPIR

Výstupní napětí zesilovače je úměrné velikosti odporu R_x :

$$U_{\text{výst}} = \frac{U_{\text{ref}}}{R_A} R_x$$

Při využití vztahu mezi výstupním napětím operačního zesilovače a binární hodnotou M platí:

$$R_x = \frac{R_A}{4096} \cdot M$$

Při návrhu vlastní operační sítě pro měření odporů nad 100 kΩ je možné uzemnit neinvertující vstup přes odpor o velikosti cca $RA/2$. Zesílení operačního zesilovače je však maximálně 1 (při $R_x = RA$), takže vliv vstupních proudů a offsetu zesilovače je možné zanedbat. Minimální rozsah (tedy velikost R_A) je omezena zatížením zdroje referenčního napětí. Zdroj referenčního napětí je společný pro všech 8 vstupů jednotky a zaručuje výstupní proud max. 20 mA. Odporové sítě jsou obvykle navrženy tak, aby odběr proudu ze zdroje referenčního napětí jednoho vstupního kanálu nepřesahoval 2 mA.

Přesné hodnoty napětí pro hranice rozsahu a rozlišovací schopnost na 1 bit se standardními odporovými sítěmi AIPIR jsou uvedeny v následující tabulce.

Typ	Hodnota R_A [kΩ]	Rozsah měření [kΩ]	Rozlišení na 1 bit [Ω]	Měřicí proud
AIPIR-0x	5.11	0 ÷ 5.1088	1.23	1mA
AIPIR-1x	10.2	0 ÷ 10.198	2.47	500 μA
AIPIR-2x	26.1	0 ÷ 26.094	6.17	200 μA
AIPIR-3x	51.1	0 ÷ 51.088	12.3	100 μA
AIPIR-4x	102	0 ÷ 101.98	24.7	50 μA

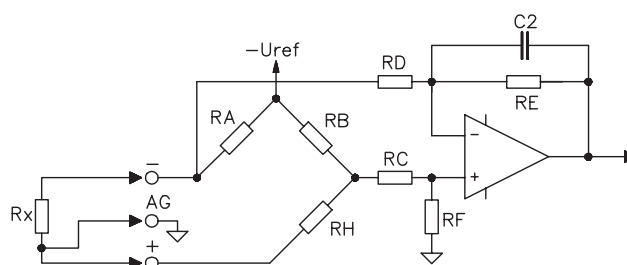
x v objednacím čísle určuje tlumení:

0 - bez tlumení (kondenzátory nejsou osazeny)

1 - kondenzátor 100nF paralelně k měřenému odporu

Měření odporů pasivním můstkem

Pro měření neelektrických veličin (teplota, tlak ap.) se používají nízkohomové odporové snímače. Při změně měřené veličiny dochází obvykle k nevelké změně odporu a proto je výhodné využít můstkové zapojení. Standardní zapojení s odporovou sítí typu AIPIB je na obr. 33. Snímač (např. odporový teploměr



Obr. 33 Měření odporu pasivním můstkem se sítí AIPIB

Pt 100) je do můstku zapojen třídrátovým zapojením, které umožňuje do jisté míry kompenzovat odpor přírodních vodičů snímače. Odporů v horních větvích můstku určují měřicí proud (u běžných odporových teploměrů Pt 100 obvykle 0.8 ÷ 1 mA). Rozdílové napětí můstku se zesiluje vyváženým diferenčním zesilovačem. Výběrem R_H a zesílení diferenčního zesilovače je stanoven počátek a rozsah měření odporu. Výstupní napětí operačního zesilovače se zvětšuje se zvětšováním odporu R_x , změna však není přesně lineární, neboť při zvětšování odporu R_x dochází ke zmenšení proudu větví můstku. Nelinearita závislosti výstupního napětí na změně odporu R_x závisí na poměru odporů R_A/R_x a poměrné změně R_x pro celý rozsah měření. Pro vyvážení obou vstupů operačního zesilovače musí být $R_C = R_D$ a $R_F = R_E$. Zesílení operačního zesilovače potom bude: $K = R_E/R_D$. Pro vyvážení můstku předpokládáme $R_B = R_A = R$. Odpor R určuje proud ve větvích můstku (a tedy také proud, procházející snímačem) a volí se s ohledem na ztrátový výkon na snímači. U odporových teploměrů velký proud způsobuje vyhřívání snímače a snížení přesnosti měření. Také je nutno brát ohled na zatížení zdroje referenčního napětí. Zvětšováním odporu R se zvětšuje linearita, ale pro zachování stejné citlivosti je nutno volit větší zesílení operačního zesilovače, což z druhé strany způsobuje

Typ odporové sítě	Typ teploměru	Odporový rozsah		Teplotní rozsah		Koeficienty pro $R_x = \frac{A + B \cdot M}{C \pm M}$		
		R _{x0} [Ω]	R _{x4095} [Ω]	T ₀ [°C]	T ₄₀₉₅ [°C]	A	B	C
AIPB-00	Pt 100	82	159.904	-45.58	158.61	19394956	4375	236524
AIPB-01	Pt 100	82	199.663	-45.58	268.72	12929634	4375	157678
AIPB-02	Pt 100	100	158.600	0	155.08	29300093	4078	293001
AIPB-03	Pt 100	100	198.341	0	264.47	18861639	4375	188616
AIPB-04	Pt 100	100	248.795	0	408.63	13563435	4719	135634
AIPB-05	Ni 1000	750	1505.59	-42.58	101.0	46766889	10000	62356
AIPB-06	Ni 1000	1000	1786.56	0.13	148.0	61363296	10000	61363
AIPB-07	Ni 1000	1000	2696.53	0.05	271.7	30646331	10000	30646
AIPB-08	Ni 1000	750	1279.79	-60.46	58.89	68800576	10588	91734
AIPB-09	Ni 1000	750	2173.75	-60.46	205.10	35030824	14066	46708
AIPB-10	Pt 100	82	140.77	-45.75	105.99	24102466	4078	293933
AIPB-11	Pt 100	16	121.74	-208.49	56.11	2841236	4464	177577
AIPB-12	Pt 100	56	141.57	-110.77	108.10	12342211	4464	220397
AIPB-13	Pt 100	62	120.28	-95.87	52.29	18288423	4078	294975
AIPB-14	Pt 1000	1000	1596.96	0	156.38	85268814	10833	85269
AIPB-15	Pt 1000	750	1575.14	-63.37	150.53	51703118	12316	68937

Vstupní rozsahy pro odporové sítě AIPB

zvětšení offsetu nuly. Odpor R_H určuje dolní hranici rozsahu pro unipolární výstupní napětí (při $R_x = R_H$ je $U_{výst} = 0$).

Pokud zanedbáme vstupní odpory ve vstupech operačního zesilovače (typ. 360kΩ), platí pro vztah výstupního napětí zesilovače a měřeného odporu:

$$U_{výst} = \left(\frac{R_x}{R + R_x} \pm \frac{R_H}{R + R_H} \right) \cdot K \cdot U_{ref}$$

$$R_x = \frac{K \cdot U_{ref} \cdot R_H + (R_H + R) \cdot U_{výst}}{K \cdot U_{ref} \pm \left(1 + \frac{R_H}{R} \right) \cdot U_{výst}}$$

Pro převod analogového výstupního napětí operačního zesilovače $U_{výst}$ na binární číslo M v unipolárním rozsahu platí:

$$U_{výst} = \frac{2 \cdot U_{ref}}{4096} \cdot M$$

Měřený odpor můžeme tedy obecně vyjádřit jako:

$$R_x = \frac{A + M \cdot B}{C \pm M};$$

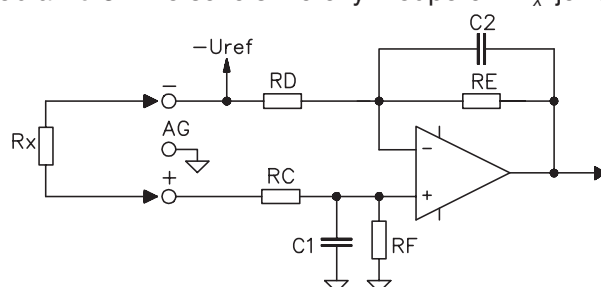
$$\text{kde: } A = \frac{R_H \cdot R \cdot K \cdot 4096}{R + R_H}; \quad B = R; \quad C = \frac{K \cdot R \cdot 4096}{R + R_H};$$

Ve skutečnosti však zanedbání odporů ve vstupech operačního zesilovače způsobuje chybu až 1% měřeného rozsahu. Výpočet koeficientů A, B, C je potom podstatně složitější. Přesné koeficienty, počáteční a koncové hodnoty odporů a teplot pro standardní odporové sítě AIPB pro odporové teploměry Pt100 ($t_0=100\Omega$ a $t_{100}=138.5\Omega$) a Ni1000 (typ N1, $t_0=1000\Omega$ a $t_{100}=1500\Omega$) uvádí tabulka. Při menších

nárocích na přesnost je možné celý výpočet odporu a následného převodu na teplotu nahradit lineární aproximací s využitím uvedených krajních teplot rozsahu. Chyba při tomto způsobu zpracování nepřesahuje 0.5%, protože nelinearitu můstkového zapojení poněkud vyrovnává nelinearita odporových teploměrů.

Měření odporů aktivním můstkem

Pokud se odpor snímače mění ve velkém rozsahu nebo není nutné třídrátové připojení snímače je možné použít zapojení s aktivním můstkem. Obvykle se používá pro snímání odporových vysíláčů polohy. Výhodou této metody v porovnání s pasivním můstkem je větší linearita závislosti výstupního napětí zesilovače na měřeném odporu R_x . Zapojení je uvedeno na obrázku 34. Do série s měřeným odporem R_x je za-



Obr. 34 Měření odporu aktivním můstkem se sítí AIPA

pojen odpor R_C , jehož hodnota určuje spodní hranici měření. Rozsah měření je určen velikostí odporu R_D . Vlastní zesílení operačního zesilovače nemá velký vliv na rozsah měření. Zvětšováním zesílení se zlepšuje li-

nearita převodu, ale více se uplatňují vstupní proudy a napěťový drift operačního zesilovače.

Pro odporové vysílače se obvykle volí $R_C = R_D$. Výstupní napětí zesilovače je nulové při $R_X = 0$ a se zvětšováním odporu roste. Pro vyvážení zesilovače se volí $R_E = R_F = R$. Pro závislost výstupního napětí a odporu R_X platí:

$$U_{výst} = \frac{R_E}{R_D} \cdot \frac{R_D \pm R_X \pm R_C}{R_E + R_X R_C} \cdot U_{ref}$$

$$R_X = \frac{\frac{R_E}{R_D} \cdot U_{ref} (R_D \pm R_C) + (R_E + R_C) \cdot U_{výst}}{\frac{R_E}{R_D} \cdot U_{ref} \pm U_{výst}}$$

Pro převod analogového výstupního napětí operačního zesilovače $U_{výst}$ na binární číslo M v unipolárním rozsahu platí: $U_{výst} = \frac{2^{N_{výst}} U_{ref}}{4096} \cdot M$

Měřený odpor můžeme tedy obecně vyjádřit jako:

$$R_X = \frac{A + M \cdot B}{C \pm M}, \quad \text{kde: } A = 4096 \cdot \frac{R_E}{R_D} (R_D - R_C);$$

$$B = R_E + R_C; \quad C = 4096 \cdot \frac{R_E}{R_D}$$

Pro standardní odporové sítě typu AIPA pro běžné odporové vysílače jsou koeficienty uvedeny v následující tabulce:

typ odporové sítě	Odporový rozsah		Koeficienty pro $R_X = \frac{A + B \cdot M}{C \pm M}$		
	R _{X0} [Ω]	R _{X4095} [Ω]	A	B	C
AIPA-00	0	105.758	0	5702	224878
AIPA-01	0	134.155	0	8330	258263
AIPA-02	0	609.51	0	36590	249925

Při menších nárocích na přesnost je možné nahradit vztah pro výpočet odporu lineární závislostí, chyba bude menší než 0.4%.

11.3 Chyby měřicího řetězce

Pro posouzení celkové přesnosti převodu je nutno brát ohled na parametry jednotlivých členů analogového měřicího řetězce.

Nepřesnosti odporů odporové sítě

Pro jednotlivé odpory konfiguračních odporových sítí jsou použity odpory Draloric SMA0207 s tolerancí 0.1%. V místech, kde je důležitý poměr nebo shoda odporů jsou jednotlivé odpory vybírány tak, aby s uvedenou tolerancí byla dodržena i shoda nebo poměr. Teplotní závislost odporů je 25 ppm/°C.

Chyby operačního zesilovače

Použité vstupní operační zesilovače OP07 mají následující parametry:

	typ.	max.
Napěťový drift při 25°C	60μV	150μV
Teplotní závislost driftu	0.5μV/°C	1.8μV/°C
Napěťový drift v tepl. rozsahu 0..70°C	85μV	250μV
Vstupní proud při 25°C	1.8nA	7nA
Teplotní závislost vst. proudu	18pA/°C	50pA/°C
Vst. proud v tepl. rozsahu 0..70°C	2.2nA	7nA
Vstupní proudová nesymetrie	0.8nA	6nA
Potlačení souhlasného signálu	120 dB	

Vliv uvedených veličin na přesnost měření závisí na konkrétním zapojení vstupního obvodu, především na zesílení a velikosti odporů zapojených do vstupů zesilovače. Při zesílení okolo 1 s odpory do 100kΩ je vliv napěťového driftu a vstupních proudů zcela zanedbatelný. Při zesílení 50 může u nevynulovaného zesilovače (standardní provedení jednotky) dosahovat chyba nuly až 0.3% rozsahu. Pokud je nastavena nula jednotlivých operačních zesilovačů, (musí být osaze-

ny odporové trimry), pak chybu způsobuje pouze teplotní závislost driftu a vstupního proudu zesilovače. Nastavení nuly je vždy nutno provést s konkrétním typem konfigurační odporové sítě.

Chyby A/D převodníku

(údaje platí pro celý teplotní rozsah)	max.
Integrovaná nelinearita	±1 LSB
Offsetová chyba	±2 LSB
Chyba rozsahu	±2.5 LSB
Vzájemné ovlivňování kanálů	-80 dB

Nastavení nuly převodníku u standardních jednotek je provedeno tak, aby součet driftů nuly všech kanálů v bipolárním režimu byl přibližně nulový. U jednotek v precizním provedení se nastavením nuly operačního zesilovače kompenzuje offset kanálu převodníku, takže všechny kanály mají offset přibližně nulový.

Chyba referenčního napětí

Zdroj referenčního napětí je součástí obvodu převodníku. Referenční napětí je nastaveno na požadovanou hodnotu s přesností 0.05%. Vliv vnějšího zesilovače referenčního napětí je vzhledem k zesílení 1 a minimálním impedancím ve vstupních obvodech zcela zanedbatelný. Teplotní součinitel referenčního napětí je 25 ppm/°C.

Vliv referenčního napětí se uplatňuje pouze u měření napětí nebo proudu. U měření odporu je použitím stejného napětí k napájení měřicího obvodu (můstku) i jako zdroj opěrného napětí pro aproximační převodník tento vliv zcela kompenzován.

12 Analogové výstupy

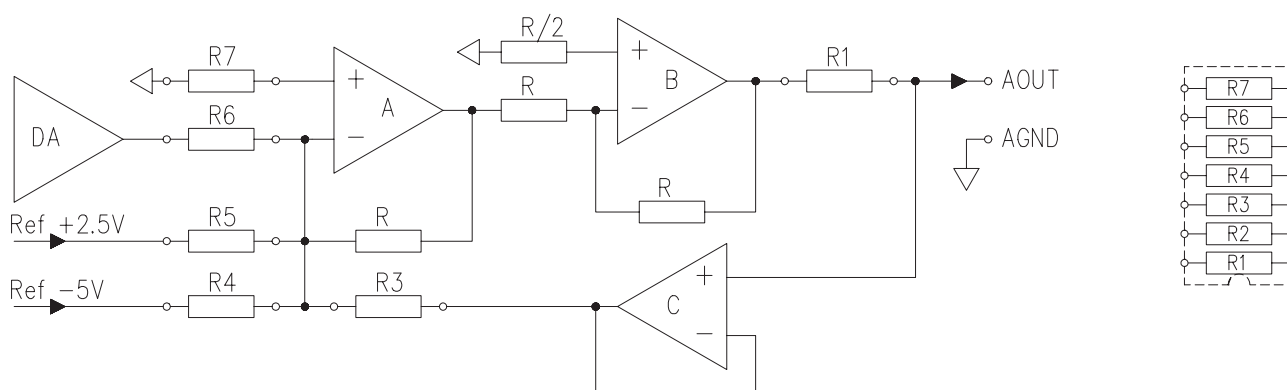
Vlastní DA převodník je realizován obvodem MAX532, který obsahuje dva 12-ti bitové kanály. Jako referenční napětí je použito dvojnásobné referenční napětí AD převodníku. Na obvod MAX532 je referenční napětí vedeno přes analogový spínač, ovládaný bitem AOE registru `_CW`. Protože registr `_CW` je nulován signálem RESET, je vždy po startu mikropočítače výstupní napětí analogových výstupů nulové až do povolení bitem AOE. To zajišťuje blokování výstupů při startu či případné havárii programu (hlídací obvod WatchDog generuje RESET). Obvod MAX532 má sériový vstup, který je sdílen s obvodem AD převodníku na kanálu CSI/O procesoru. Řízení přístupu k DA převodníku se ovládá bitem CSDA registru ADCR (viz blokové schéma analogové části na obr. 24).

Výstupní napětí DA převodníku každého kanálu je zpracováváno obvody pro úpravu výstupního signálu. Funkční schéma zapojení jednoho kanálu je uvedeno na obr. 35. Obvod obsahuje 3 operační zesilovače a konfigurační odporovou síť ("domeček"),

určující konkrétní typ výstupní hodnoty (napětí, proud) a vlastní rozsah. Zapojení odporů v odporové síti je na obrázku vpravo. Operační zesilovač A provádí vlastní měřtkování a případné posunutí rozsahu. Operační zesilovač B má výkonový výstup a provádí vlastní napájení připojené zátěže. Operační zesilovač C slouží k zavedení zpětné vazby pro proudové rozsahy.

Při konfiguraci napěťového výstupu jsou použity pouze operační zesilovače A a B, odpor R1 je zkratován. Rozsah výstupního napětí je určen kombinací odporů R a R6. Odpor R4 je použit v případě, že výstupní rozsah je bipolární. Odpor R5 slouží k posunutí dolní hranice rozsahu.

Při konfiguraci proudového výstupu je výstupní proud snímán odporem R1 a operační zesilovač C s odporem R3 realizuje proudovou zpětnou vazbu. Odpory R4 a R5 se používají pro realizaci bipolárního výstupu, resp. posunutí dolní hranice rozsahu.



Obr. 35 Obvod úpravy signálu analogového výstupu

12.1 Programová obsluha

Při obsluze DA převodníku je třeba nastavovat bity registru `_CW`, sériovým kanálem CSI/O procesoru zapisovat řídicí registr ADCR a vnitřní registr obvodu MAX532.

Registr ADCR (write only):

bit	7	6	5	4	3	2	1	0
ADCR	RFS	TFS	CONV	x	CSDA	x	0	1

RFS, TFS, CONV (bity 7÷5) Jsou použity pro komunikaci s převodníkem analogových vstupů. Při zápisu do registru obvodu DA převodníku musí být bity vynulovány.

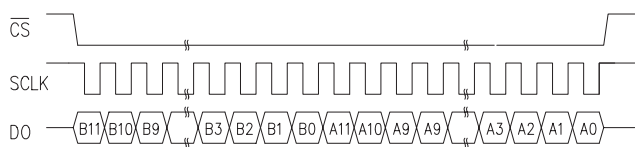
CSDA - Chip Select DA (bit 3) Bit ovládá výběrový signál CS obvodu MAX532. Při zápisu do vnitřního registru obvodu musí být nastaveno CSDA=1.

Ostatní Bity 4 a 2 (označené x) jsou nepoužité a jejich obsah může být libovolný. Bity 1 a 0 musí mít při zápisu definovaný stav 0 a 1, to zajišťuje synchronizaci přepisu zapsaného slova ze shifteru do výstupního registru.

Vnitřní registr převodníku MAX532 (write only)

23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
B	B	B	B	B	B	B	B	B	B	B	B	A	A	A	A	A	A	A	A	A	A	A	A
11	10	9	8	7	6	5	4	3	2	1	0	11	10	9	8	7	6	5	4	3	2	1	0

Převodník obsahuje 24-bitový registr, který obsahuje dvě 12-ti bitová slova, určující výstupní veličinu každého kanálu. Zápis do registru se provádí sériově, zapisuje se vždy celý obsah. Časový diagram zápisu ilustruje obr. 36.



Obr. 36 Sériový zápis do registru MAX532

Rámec zápisu je vymezen signálem CS (provede se zápisem CSDA=1 do registru ADCR). Vlastní zápis se provede třemi cyky kanálu CSI/O procesoru. Obvod MAX532 interpretuje vstupující bity v pořadí od nejvýznamějšího po nejméně významný. Před vlastním výstupem na CSI/O je tedy nutno bity programovou cestou zrcadlově převrátit.

Přímá obsluha DA převodníku

Při zápisu do DA převodníku je nutno vykonat následující posloupnost operací:

- V registru ADCNTR (vnitřní registr Z180 pro řízení kanálu CSI/O) zvolíme komunikační rychlost CSI/O (obvykle maximální).
- Vynulovat registr ADCR zapsáním nuly a jedničky v bitu ASTB registru _CW.
- Nastavit CSDA=1 v registru ADCR, tj. do CSI/O vyslat 09H.
- Následující zápis tří bytů do CSI/O zapíše datový registr obvodu MAX532.

- Vynulovat registr ADCR zapsáním nuly a jedničky v bitu ASTB registru _CW, tím se ukončí rámec zápisu a zapsaná hodnota je přenesena na výstup. Tím je cyklus obsluhy ukončen

Výstupní analogový signál bude skutečně přiveden na výstupní svorky pouze po přivedení referenčního napětí na DA převodník. Referenční napětí je přivedeno po nastavení bitu AOE registru _CW. Po startu mikropočítače nebo po signálu RESET je bit AOE vynulován a výstupní signál bude také nulový.

Obsluha DA převodníku funkcí knihovny

```
int daout2 (int val1, int val0);
```

Funkce zapíše výstupní hodnoty **val1** a **val0** do analogových výstupů 1 a 0. Hodnota je vždy kladná. Plný rozsah výstupní veličiny odpovídá rozsahu 0÷4095. Pokud je výstupní rozsah zvoleného kanálu bipolární, bude nula výstupní veličiny odpovídat hodnotě 2048. Je-li výstupní rozsah posunutý, bude nulová hodnota **val** odpovídat dolní hranici výstupního rozsahu.

Funkce nezjišťuje připojení referenčního napětí na převodník. To je nutno vykonat zápisem do registru _CW:

```
SET(&_cw, 6);
outport(_cw, _cw);
```

(Proměnná **_cw** vždy uchovává aktuální stav řídicího registru _CW).

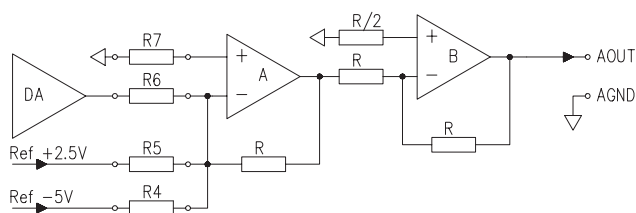
12.2 Konfigurace výstupního signálu

Převodník používá referenční napětí -5.056V. Výstupní napětí obvodu převodníku může nabývat hodnot $0 \div -U_{ref5} \cdot \frac{4095}{4096}$. Konkrétní převod výstupního napětí převodníku na analogový výstupní signál závisí na osazení příslušného typu konfigurační odporové sítě.

Napěťový výstup

Výstupní obvod (viz obr. 35) využívá pouze operační zesilovače A a B. Odpor R3 není osazen a odpor R1 je zkratován. Odpovídající zapojení je zřejmé z obrázku 37.

Pro výstupní napětí platí:



Obr. 37 Napěťový výstup

$$U_{výst} = R \cdot \left(\frac{U_{DA}}{R_6} + \frac{U_{ref\ 2.5}}{R_5} + \frac{U_{ref\ -5}}{R_4} \right)$$

$$U_{DA} = U_{ref5} \cdot \frac{M}{4096};$$

kde **M** je číslo, zapsané do registru DA převodníku. Pro jednotlivá referenční napětí platí:

$$U_{ref2.5} = \frac{U_{ref5}}{2}; \quad U_{ref-5} = -U_{ref5}.$$

Po úpravě vztahů dostaneme:

$$U_{výst} = U_{ref5} \cdot \left(\frac{M}{4096} \cdot \frac{R}{R_6} + \frac{1}{2} \cdot \frac{R}{R_5} - \frac{R}{R_4} \right)$$

Pro výpočet platí $U_{ref5} = 5.056V$ a $R = 72\ k\Omega$.

Z uvedeného vztahu je patrný vliv jednotlivých odporů. Odpor **R₆** určuje celkové zesílení. Odpor **R₅** slouží k posunutí rozsahu kladným směrem a odpor **R₄** záporným směrem. Odpor **R₇** je paralelní kombinací **R₆**, **R₅**, **R₄** a **R** a vyvažuje vstupní obvod operačního zesilovače.

Operační zesilovač **B** je vybaven výkonovým výstupem. Vzhledem k výkonové ztrátě však musí být zachován minimální zatěžovací odpor:

$$R_{z \min} = \frac{U_{\text{výst}} \cdot (15 - U_{\text{výst}})}{0.25} \quad [\Omega]$$

S malým zatěžovacím odporem se však uplatňuje také výstupní odpor zesilovače. Pro zajištění dostatečné přesnosti výstupního napětí je vhodné dodržet zatěžovací odpor alespoň 2kΩ.

Krajní a středové hodnoty rozsahu, rozlišovací schopnost výstupu a minimální zatěžovací odpor pro standardní konfigurační odporové sítě AOPU uvádí následující tabulka.

Typ odporové sítě	Rozsah výstupního napětí			Rozlišení na 1 bit [mV]	R _{z min} [Ω]
	U ₀ [V]	U ₂₀₄₈ [V]	U ₄₀₉₅ [V]		
AOPU-00	0	5.056	10.110	2.469	300
AOPU-10	0	2.528	5.055	1.234	250
AOPU-20	0	1.011	2.022	0.494	130
AOPU-30	0	0.506	1.011	0.247	70
AOPU-02	2.000	6.045	10.088	1.975	300
AOPU-12	1.000	3.045	5.089	0.999	250
AOPU-01	-10.112	0	10.107	4.938	300
AOPU-11	-5.056	0	5.054	2.469	250
AOPU-21	-2.528	0	2.527	1.234	130
AOPU-31	-1.011	0	1.011	0.494	70
AOPU-41	-0.506	0	0.505	0.247	40

Proudový výstup

Funkční schéma zapojení výstupního obvodu pro proudový výstup se standardními odporovými sítěmi AOPI uvádí obrázek 38.

Při splnění podmínky $R_3 = R$ pro výstupní proud platí:

$$I_{\text{výst}} = \frac{R}{R_1} \cdot \left(\frac{U_{DA}}{R_6} + \frac{U_{\text{ref } 2.5}}{R_5} + \frac{U_{\text{ref } -5}}{R_4} \right)$$

$$U_{DA} = U_{\text{ref } 5} \cdot \frac{M}{4096};$$

kde M je číslo, zapsané do registru DA převodníku. Pro jednotlivá referenční napětí platí:

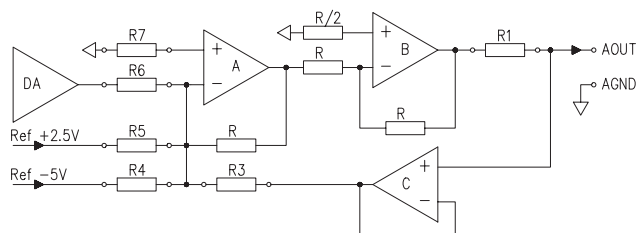
$$U_{\text{ref } 2.5} = \frac{U_{\text{ref } 5}}{2}; \quad U_{\text{ref } -5} = -U_{\text{ref } 5}.$$

Po úpravě vztahů dostaneme:

$$I_{\text{výst}} = \frac{U_{\text{ref } 5}}{R_1} \cdot \left(\frac{M}{4096} \cdot \frac{R}{R_6} + \frac{1}{2} \cdot \frac{R}{R_5} - \frac{R}{R_4} \right)$$

Pro výpočet platí $U_{\text{ref } 5} = 5.056\text{V}$ a $R = 72 \text{ k}\Omega$.

Z uvedeného vztahu je patrný vliv jednotlivých odporů. Odpor R_1 a R_6 určují strmost převodu napětí na proud. Odpor R_5 slouží k posunutí rozsahu kladným směrem směrem a odpor R_4 záporným směrem. Odpor R_7 je paralelní kombinací R_6 , R_5 , R_4 , R_3 a R a vyvažuje vstupní obvod operačního zesilovače.



Obr. 38 Proudový výstup

Maximální hodnota výstupního napětí závisí na maximálním výstupním napětí operačního zesilovače B a úbytku na snímacím odporu R_1 . Pro standardní odporové sítě AOPI je maximální výstupní napětí min 10V. Dovoleno odpor proudové smyčky potom je:

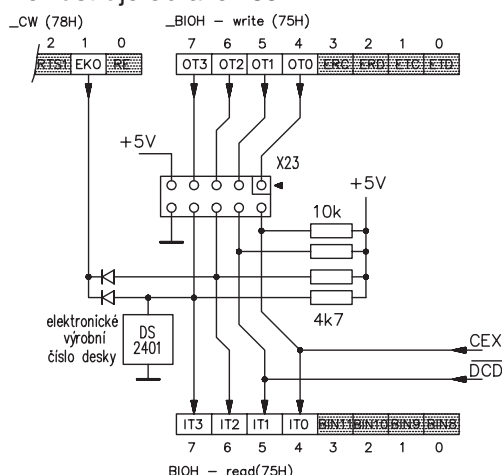
$$R_{z \max} = \frac{10}{I_{\text{výst max}}}$$

Krajní a středové hodnoty rozsahu, rozlišovací schopnost výstupu a maximální odpor smyčky pro standardní konfigurační odporové sítě AOPI uvádí následující tabulka.

Typ odporové sítě	Rozsah výstupního proudu			Rozlišení na 1 bit [μA]	R _{z max} [Ω]
	I ₀ [mA]	I ₂₀₄₈ [mA]	I ₄₀₉₅ [mA]		
AOPI-00	0	10.112	20.219	4.938	500
AOPI-10	0	5.056	10.110	2.469	1k
AOPI-20	0	2.528	5.055	1.234	2k
AOPI-30	0	1.011	2.022	0.494	5k
AOPI-40	0	0.506	1.011	0.247	10k
AOPI-02	3.965	12.055	20.141	3.950	500
AOPI-12	1.983	6.028	10.070	1.975	1k
AOPI-22	0.991	3.014	5.035	0.988	2k
AOPI-01	-20.224	0	20.214	9.875	500
AOPI-11	-10.112	0	10.107	4.938	1k
AOPI-21	-5.056	0	5.054	2.469	2k

13 Doplnkové vstupy a výstupy TTL, elektronické klíče

Pro rozšíření funkčních možností mikropočítače jsou na konektor X23 základní desky vyvedeny čtyři doplňkové vstupy a výstupy TTL. Vstupy i výstupy jsou připojeny na horní 4 bity registru `_BIOH`. Zápisem na tuto adresu se nastavuje stav výstupů, při čtení se zobrazuje stav vstupů. Připojení ke konektoru názorně ilustruje obrázek 39.



Obr. 39 Doplnkové vstupy a výstupy TTL

Registr logických výstupů (adr. 75H, WR)

	7	6	5	4	3	2	1	0
<code>_BIOH:</code>	OT3	OT2	OT1	OT0	ERC	ERD	ETC	ETD

OT3 ÷ 0 (bity 7 ÷ 4) Výstupní bity doplňkových výstupů TTL.

Ostatní (bity 3 ÷ 0) Bity pro ovládání synchronního sériového expanzního portu.

Pokud je využíván synchronní expanzní port, je nutno uchovávat aktuální zapsaný stav registru v pomocné proměnné, protože registr `_BIOH` má jiný význam pro čtení i pro zápis.

Registr logických vstupů (adr. 75H, RD)

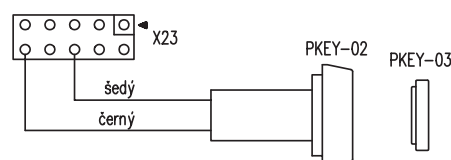
	7	6	5	4	3	2	1	0
<code>_BIOH:</code>	IT3	IT2	IT1	IT0	BIN11	BIN10	BIN9	BIN8

IT3 (bit 7) Stav logického vstupu TTL. Vstup je sdílen s datovým signálem obvodu elektronického výrobního čísla Dallas DS2401. Pokud je tento vstup uveden vnějším signálem do 0, není elektronické výrobní číslo čitelné. Vstup lze budit signálem typu otevřený kolektor nebo kontaktem.

IT2 (bit 6) Stav logického vstupu TTL. Vstup je možné použít pro připojení externího snímače elektronického klíče PKEY-02 (viz obr. 40). Vstup lze budit signálem typu otevřený kolektor nebo kontaktem.

IT1 (bit 5) Stav logického vstupu TTL nebo signálu CEX převodníku "piggy" sériového kanálu. Běžné typy převodníků "piggy" však tento signál nevyužívají.

IT0 (bit 4) Stav logického vstupu nebo signálu DCD převodníku "piggy" sériového kanálu. Běžné typy převodníků "piggy" však tento signál nevyužívají.



Obr. 40 Připojení externího elektronického klíče

Programová obsluha elektronického klíče

Elektronický klíč (nebo také elektronické výrobní číslo) je obvod, obsahující kód, unikátní pro každý kus. Obvod má pouze datový signál. Při komunikaci se datový signál na definovaný časový okamžik uvede do stavu 0 a obvod datový signál po určitou dobu přidrží. Podle prodlevy nulového signálu na datovém vodiči se určuje čtení 0 nebo 1. Protokol je poměrně komplikovaný, podrobnější údaje je možné nalézt v katalogovém listu obvodu Dallas DS2401.

Jeden obvod elektronického klíče je umístěn přímo na základní desce mikropočítače, druhý obvod je možné připojit ke konektoru X23. Ovládání datového bitu se provádí bitem EKO do registru `_CW`. Stav datového bitu klíče na základní desce je v bitu IT3, externího klíče v bitu IT2 registru `_BIOH`.

Programová obsluha funkcemi knihovny

Pro obsluhu elektronických klíčů jsou připraveny následující knihovní funkce:

- `int read_sni (char *ptr);`
- `int read_sne (char *ptr);`

Funkce `read_sni` čte kód elektronického klíče na základní desce mikropočítače, funkce `read_sne` čte kód externího klíče. Vyčtený kód je uložen do pole podle ukazatele `ptr`. Přečtený kód zabírá 8 bytů.

Návratová hodnota:

- 0 kód uložen, kontrola CRC OK
- 1 obvod DS nereaguje nebo není osazen
- 1 nedovolený stav datového signálu
- 2 chyba kontroly CRC

Pokud čtení proběhlo úspěšně, má uložený kód následující strukturu:

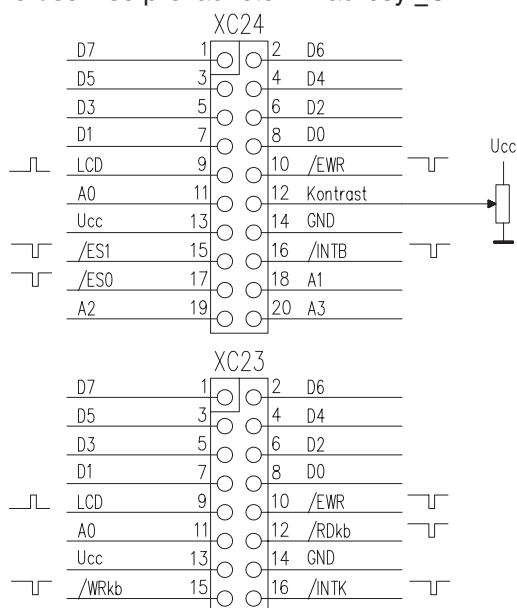
- *ptr: "family code", pro obvod DS2401 vždy 01H
- *(ptr+1) .. *(ptr+6): vlastní kód (od LSB po MSB)
- *(ptr+7): 8-mi bitový CRC (polynom $x^8 + x^5 + x^4 + 1$).

14 Expanzní kanály

Základní deska mikropočítače SBPS-02 je vždy vybavena paralelním expanzním kanálem pro připojení externích periferních jednotek stavebnice Promos. Tyto jednotky je možné připojovat pouze v bezprostřední blízkosti mikropočítače na vzdálenost, nepřevyšující cca 2m. Může být také současně použit pro připojení ovládacího panelu PKDM nebo alfanumerického LCD displeje.

14.1 Paralelní expanzní kanál

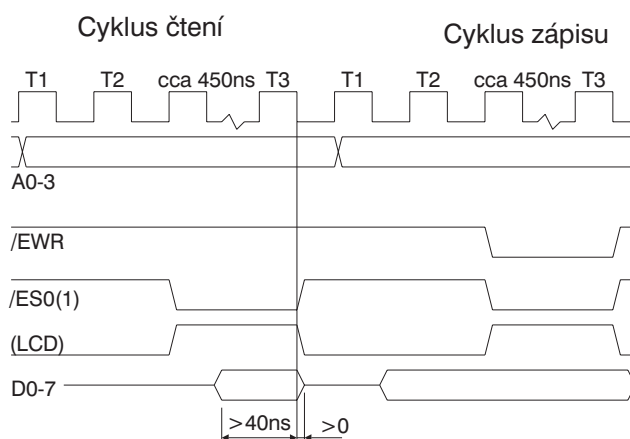
Paralelní expanzní kanál je vyveden na konektor XC24, zapojení vývodů je na obr. 41. Na port jsou vyvedeny datové signály sběrnice (D0÷D7), 4 adresové signály (A0÷A3), signál a zápisu (EWR), pomocné výběrové signály (LCD, ES0 a ES1) a signál přerušení z periferních jednotek (INTB). Výběrový signál LCD má aktivní úroveň 1 (pro standardní alfanumerické displeje LCD). Výběrové signály ES0 a ES1 (pro externí periferní jednotky) mají aktivní úroveň 0. Přerušovací signál INTB je přes klopný obvod veden na přerušení INT1 procesoru. Nulování klopného obvodu přerušení se provádí čtením adresy _CINT1.



Obr. 41 Paralelní expanzní port

Na konektor XC23 je vyveden zjednodušený paralelní kanál. Tento konektor se používá pro přímé připojení zjednodušeného ovládacího panelu PKDM. Na rozdíl od plného expanzního konektoru zde nejsou vyvedeny adresové signály. Výběr registru ovládacího panelu se provádí přímo signály $\overline{WRkb}$ a $\overline{RDkb}$ ze základní desky mikropočítače. Signál přerušení z ovládacího panelu $\overline{INTK}$ (je-li využit) vede na přes klopný obvod na přerušovací signál INT2 procesoru. Klopný obvod přerušení se nuluje čtením registru ovládacího panelu _RDKB.

Podle provedení může být jednotka také vybavena synchronním sériovým expanzním kanálem. Sériový kanál může být použit pro spojování mikropočítačů mezi sebou (synchronní komunikace umožňuje dosáhnout přenosovou rychlost až 460 kb/s) nebo pro připojení sériového expandéru (SBPS-03), který umožňuje napojení paralelních periferních jednotek na velké vzdálenosti (až 500 m).



Obr. 42 Časové diagramy paralelního expanzního kanálu

Přímé připojení alfanumerického displeje

Pro přímé připojení inteligentních LCD displejů se používají špičky 1÷14 konektoru XC23, číslování souhlasí s číslováním vývodů standardních typů displejů (např. Samsung SMC 1622 ap.). Signál LCD je spojen s vývodem SELECT displeje. Časování kanálu zajišťuje délku výběrového pulsu asi 450 ns, což je dostatečná doba pro převážnou většinu typů displejů.

Odporový trimr na základní desce mikropočítače umožňuje nastavit optimální kontrast použitého displeje.

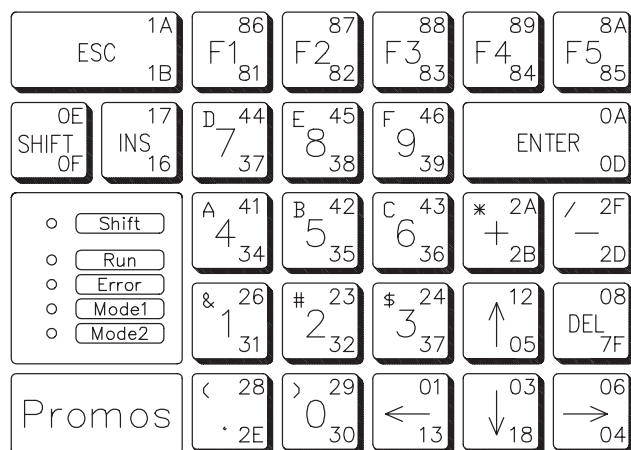
Displej obsazuje až 4 porty (podle typu), adresované jako:

7CH _LCDWR
7DH _LCDWR+1
7EH _LCDWR+2
7FH _LCDWR+3

Pro obsluhu displeje je možné použít následující knihovní funkce:

```
■ void lcd_init(int mode);  
■ int lputc(int ch);  
■ char *lputs(char *s);  
■ int lprintf(char *f,...);
```

Funkce `lkcd_init()` inicializuje displej. Obvyklý mód je 0x18. Funkce `lkputc()` zajišťuje také vysílání



Obr. 43 Kódování tlačítek na klávesnici PKDM

následujících řídicích znaků (platí pro displej 2x16 znaků):

- '\xF0' vymazání řádku 1
- '\xF1' vymazání řádku 2
- '\xF2' vypnutí kurzoru, vypnutí blikání
- '\xF3' zapnutí kurzoru
- '\xF4' zapnutí blikání kurzoru
- '\xF5' rolování displeje vlevo
- '\xF6' rolování displeje vpravo
- '\x80' kódy 80, 81.. nastavují kurzor na pozice 0,1, .. řádku 1
- '\xC0' kódy C0, C1, .. nastavují kurzor na pozice 0,1, .. řádku 2

Funkce `lkputs()` vypíše na displej řetězec zakončený nulou.

Funkce `lkprintf()` je obdobná funkci `printf` a zajišťuje formátový výstup na displej.

Připojení ovládacího panelu PKDM

Standardní ovládací panel PKDM-10 se připojuje stejným způsobem, jako běžné externí periferní jednotky. Adresa řídicího registru PKDM se volí propojkou na řídicí resce ovládacího panelu.

Obsluhu ovládacího panelu zajišťují funkce knihovny PKDM.LIB.

```
■ int lk_init_keypad(int adr);
```

Funkce inicializuje obslužnou rutinu klávesnice a řadič displeje. Pro periodickou obsluhu klávesnice pod přerušením se nastavuje vnitřní timer PRT1 procesoru. Parametr `adr` určuje adresu registru modulu PKDM.

```
■ int lk_kxget(char mode);
```

Funkce vrací znak z bufferu klávesnice. Pokud je parametr `mode=0`, bude znak z bufferu odstraněn. V opačném případě (`mode!=0`) znak v bufferu zůstává pro další čtení. Pokud je buffer prázdný (nebyla stlačena žádná klávesa), funkce v obou případech vrací

-1. Kódování kláves je zřejmé z obrázku 43. V pravém dolním rohu kláves je uveden hexadecimální kód při stlačení klávesy, v horním rohu kód s předchozím stlačením SHIFT.

```
■ int lk_setbeep(int count);
```

Funkce spustí akustický signál. Doba akustického signálu je určena parametrem `count`. Frekvenci signálu určuje perioda přerušování PRT1 (obvykle 800Hz). Vlastní obsluha akustického měniče probíhá pod přerušením, funkce pouze nastavuje potřebné parametry a ihned vrací řízení zpět.

```
■ int lk_setled(int led);
```

Funkce zajišťuje obsluhu indikačních LED na panelu PKDM. Parametr `led` má následující význam:

- bit 0 - MODE2
- bit 1 - MODE1
- bit 2 - Error
- bit 3 - RUN
- bit 4 - blikání MODE2
- bit 5 - blikání MODE1
- bit 6 - blikání Error
- bit 7 - blikání RUN

Nastavení 1 v bitech 0-3 parametru `led` způsobí rozsvícení příslušné indikační diody. Pokud je současně nastavena 1 v bitech 4-7 bude příslušná indikační dioda blikat.

```
■ int lk_lock(int lock);
```

Funkce s parametrem 1 provede "uzamčení" řadiče displeje. To umožňuje přepínat zobrazení do několika jednotek PKDM.

```
■ int lk_putc(char x);
```

Vypíše na displej PKDM znak `x`.

```
■ int lk_pos(int line, int col);
```

Nastaví kurzor na displeji PKDM podle parametrů `line` (0÷3) a `col` (0÷39).

```
■ int lk_printf(char *fmt, ...);
```

Formátový výstup na displej PKDM. Formátové specifikace jsou stejné, jako u běžné funkce `printf`. Je možné používat následující ESC sekvence:

ESC p n mm nastaví kurzor na řádek `n` a sloupec `mm`. Řádky jsou číslovány 0..3, sloupce 0..39. Například:

```
lk_printf("\x1bp234");// line 2, col 34
lk_printf("\x1bp105");// line 1, col 5
```

ESC 1 Turn on cursor

ESC 0 Vypne zobrazení kurzoru

ESC c Vymaže řádek od kurzoru do konce

ESC b Povolí blikání kurzoru

ESC n Zakáže blikání kurzoru

ESC e Vymaže celý displej a nastaví kurzor na pozici 0,0

Připojení externích periferních jednotek

Na konektor XC24 je možné připojit vnější doplňující periferní jednotky (např. PBIO-03 8in/8relé). Doporučený počet připojených jednotek je max. 8.

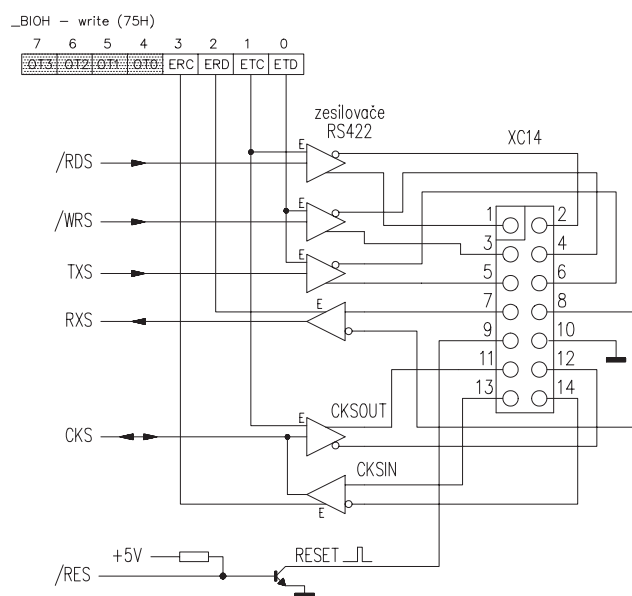
Jednotky se připojují paralelně, správné adresování jednotlivých registrů se přepíná propojkami na deskách.

Ke konektoru je možné také připojit nestandardní vlastní periferní jednotku. Pro výběr registrů periferní jednotky se použije výběrový výstup $\overline{ES0}$ nebo $\overline{ES1}$ a dekodování adresových bitů $A0 \div A3$. Pro alfanumerické LCD displeje slouží signál LCD. Časování kanálu zajišťuje minimální délku výběrového pulsu 450 ns. Časové diagramy zápisu a čtení jsou uvedeny na obrázku 42.

Obsluha registrů periferních jednotek se provádí běžným čtením nebo zápisem I/O funkcemi **import** nebo **output**. Nastavení adres registrů se provádí propojkami na periferních jednotkách. Ze strany centrální jednotky je signál $\overline{ES0}$ aktivován při čtení nebo zápisu na I/O adresy $80 \div 8FH$, signál $\overline{ES1}$ při čtení nebo zápisu I/O adres $90 \div 9FH$. Čtením/zápisem I/O adresy FFH se aktivují současně signály $\overline{ES0}$ i $\overline{ES1}$, tento stav periferní jednotky identifikují jako RESET, tj. uvedení do počátečního stavu (odpojení výstupů ap.).

14.2 Sériový expanzní kanál

Sériový expanzní kanál je synchronní sériová linka, která využívá CSI/O (Clocked Serial I/O) procesoru Z180. Kanál je vyveden na konektor XC14, viz obr. 44.



Obr. 44 Zapojení konektoru sériového expanzního kanálu

Na konektor jsou vyvedeny vstupní a výstupní datový signál (RXS, TXS), vstupní a výstupní synchronizační signál (CKS), výstupní signály pro strobování vstupních a výstupních dat ($\overline{RDSS}$, $\overline{WRSS}$) a signál RESET.

Generování signálů $\overline{RDSS}$ a $\overline{WRSS}$ je prováděno zápisem nebo čtením registru $_SSEL$ na I/O adrese 77H (zápis vydá puls na signálu $\overline{WRSS}$, čtení vydá puls na signálu $\overline{RDSS}$).

Signál RESET umožňuje externím jednotkám detekovat výpadek jednotky CPU (např. výpadek napájení nebo WatchDog) a vykonat tak potřebné operace, např. blokování výstupů ap.

Datové signály RXS a TXS a synchronizační signál CKS jsou vedeny na stejnojmenné vývody procesoru Z180, kanál CSI/O.

Povolení výstupu datových a řídicích signálů na konektor je řízeno bity ERC, ERD, ETC a ETD portu $_BIOH$ (adresa 75H).

Způsob obsluhy sériového expanzního portu pro připojení expandéru SBPS-03 je popsán v příručce Periferní jednotky PROMOS.

15 Přerušeni od výpadku napětí

Jednotka je vybavena obvodem pro kontrolu napájecího napětí (MAX 691). Obvod zajišťuje dvě funkce:

- vydá nemaskovatelné přerušeni (NMI), pokud vstupní napájecí napětí stabilizátoru poklesne pod cca 8 V (nastavení prahové hodnoty je určeno odporovým děličem na základní desce, komparátor obvodu MAX 691 má prahové napětí 1.3 V).
- vydá signál RESET vždy při poklesu napájecího napětí U_{cc} (+5 V) pod 4.5 V. V tomto případě obvod zajistí také vysokou úroveň výběrových signálů (chip select) paměti RAM a hodinového obvodu a při poklesu napětí pod 3 V přepnutí napájení RAM a hodinového obvodu na lithiovou baterii s napětím 3 V.

Přerušovací rutina pro obsluhu výpadku zdroje má obvykle následující strukturu:

```
#JUMP_VEC NMI_VEC powerint

interrupt retn powerint() {
    .... // tělo přerušovací rutiny
    while (1) if(!_powerlo()) return;
}
```

V normálním případě se návrat z přerušovací rutiny neprovede, provedou se pouze potřebné úklidové operace a provádí se prázdná smyčka až do poklesu napětí pod 4.5 V a vydání signálu RESET. V některých případech se však může stát, že napětí nepoklesne pod prahovou hodnotu, kdy se vydává RESET, ale vrátí se na normální úroveň. Aby v takovém případě nedošlo k "zamrznutí" programu v nekonečné smyčce, je použita funkce `_powerlo()`. Funkce vrátí 1, pokud je napájecí napětí pod prahovou hodnotou pro vydání NMI, jinak 0. Funkce by měla volána pouze z

obslužné rutiny NMI. Pokud funkce `powerlo()` detekuje zvýšení napětí nad prahovou hodnotu, je možné obnovit vykonávání programu. Rozsah operací, prováděných při poklesu napětí, závisí na konkrétní aplikaci.

Neřešitelná situace nastává také při přetížení napájecího zdroje. Pokud se odběr z napájecího zdroje dočasně zvýší (např. rozsvícením indikačních diod) a dojde k poklesu napětí pod prahovou mez, vyvolá se procedura obsluhy NMI, která např. zajistí odpojení výstupů, napětí zdroje opět stoupne, přerušovací rutina se ukončí. Program tak bude stále oscilovat mezi normálním chodem a rutinou obsluhy NMI.

Je nutno také předejít vzájemné interakci mezi smyčkou v rutině obsluhy NMI a hlídacím obvodem WatchDog, pokud je použit. Zavěšení v obslužné rutině v případě, že napětí poklesne pouze na určitou dobu, by totiž mohlo způsobit vydání RESET od obvodu WatchDog a po startu programu nesprávnou detekci příčiny chyby.

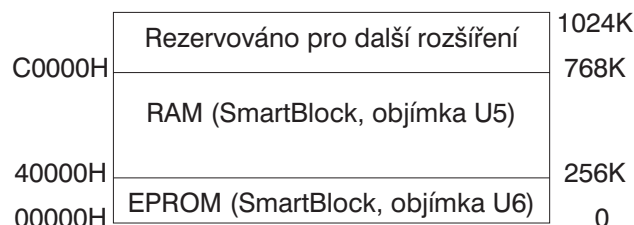
Doba, která je k dispozici pro obsluhu výpadku napájení, závisí na konstrukci napájecího zdroje a především na zatížení zdroje. Elektrolytické kondenzátory napájecího zdroje udrží napájecí napětí po dobu několika ms. Doba závisí na osazení jednotky a také na zatížení výstupních obvodů.

Vstup do rutiny obsluhy NMI se uskuteční asi za 100 μ s, pokud program nepoužívá NMI pro komunikaci s Dynamic C je reakce rychlejší.

Ladění obsluhy NMI je poměrně problematické. Nejlepší metodou je zapisování příznaků z přerušovací rutiny do zálohované paměti. Na simulaci výpadku napájení lze s výhodou použít regulovatelný napájecí zdroj.

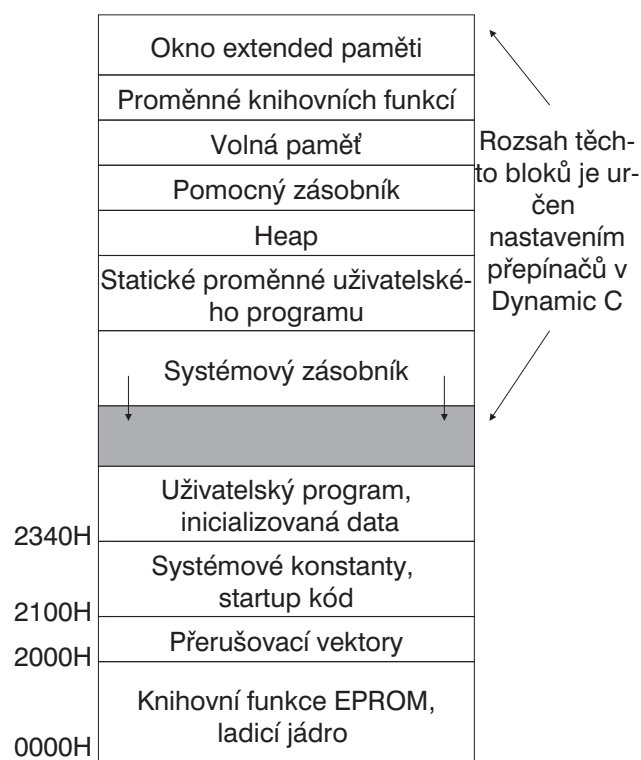
16 Organizace paměti

Procesor Z180 může prostřednictvím vnitřní jednotky správy paměti (MMU) adresovat prostor 1 MB. Celý prostor je rozdělen mezi objímky EPROM a RAM. Horních 256KB je rezervováno pro rozšiřovací desky.



Obr. 45 Rozmístění adresového prostoru Z180

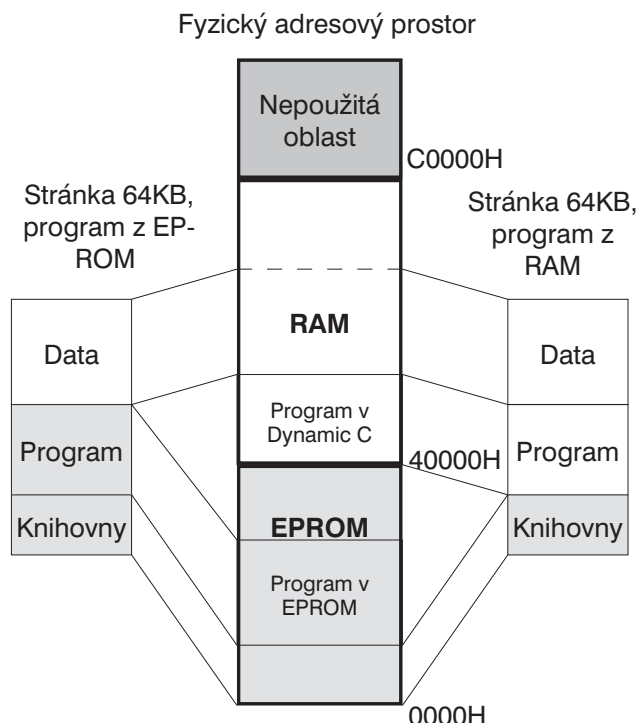
Instrukce Z180 mohou současně pracovat s paměťovým blokem 64KB. Stránkovací registry jednotky správy paměti (CBAR, CBR a BBR) umožňují do jedné stránky paměťového prostoru 64KB mapovat současně tři nezávislé paměťové oblasti. Obráz virtuální



Obr. 46 Organizace virtuální stránky 64 KB

stránky 64 kB (obr. 46) je různý podle toho, zda program je umístěn v RAM (ladění s Dynamic C) nebo v EPROM. Dolních 8KB vždy obsahuje knihovnické funkce (Z-World EPROM knihovnické funkce) a je vždy mapováno do EPROM (pokud je uživatelský program nahrán do EPROM, obsahuje prvních 8KB kopii knihovnických funkcí). Oblast přerušovacích vektorů, systémových konstant a vlastního kódu uživatelského

programu je mapováno do RAM (ladění s Dynamic C) nebo EPROM (uživatelský program v EPROM). Další oblasti jsou vždy mapovány do RAM. Situaci zachycuje obrázek 47. Poslední oblast (okno extended



Obr. 47 Mapování paměti pro program v RAM nebo EPROM

paměti) je používáno, pokud rozsah programu a dat neumožňuje uložení pouze v základní stránce 64KB. V takovém případě je do okna v základní stránce zobrazována potřebná oblast kódu nebo dat z celého paměťového prostoru.

Nastavení stránkovacích registrů (CBAR, CBR, BBR) a umístování jednotlivých funkcí do bloků rozšířené paměti a jejich správné zobrazování zajišťuje překladač Dynamic C. Celý adresový prostor je také přístupný prostřednictvím DMA.

17 Rozdělení I/O, přerušovací vektory

Vstupní a výstupní registry (I/O) mohou být v Dynamic C adresovány s pomocí symbolických jmen, uvedených v následujícím seznamu. Pro přístup k registrům se využívá funkcí inport a outport, např.:

```
d=inport(DCNTL);  
outport(_BIOL, 0xFF);
```

Pro manipulaci s bity je možné použít makra IBIT, ISET a IRES (testování, nastavení a shození bitu). Ně-

kteří bity I/O registrů však mají různý význam pro zápis a čtení, v takovém případě je nutno předem prověřit vhodnost použití ISET a IRES.

Celý prostor I/O je adresován 16-ti bitově. Horní adresové bity však dekóduje pouze dekodér modulu SmartBlock. Registry na základní desce SBPS jsou dekódovány osmibitově.

17.1 Rozdělení I/O portů

0000-0040

Vnitřní I/O registry Z180

00	CNTLA0	Sériový kanál 0 - řídicí registr A
01	CNTLA1	Sériový kanál 1 - řídicí registr A
02	CNTLB0	Sériový kanál 0 - řídicí registr B
03	CNTLB1	Sériový kanál 1 - řídicí registr B
04	STAT0	Sériový kanál 0 - stavový registr
05	STAT1	Sériový kanál 1 - stavový registr
06	TDR0	Sériový kanál 0 - registr vysílaných dat
07	TDR1	Sériový kanál 1 - registr vysílaných dat
08	RDR0	Sériový kanál 0 - registr přijímaných dat
09	RDR1	Sériový kanál 1 - registr přijímaných dat
0A	CNTR	Řídicí registr synchronního sériového kanálu
0B	TRDR	Datový registr synchronního sériového kanálu
0C	TMDR0L	Datový registr časovače - kanál 0 - LSM
0D	TMDR0H	Datový registr časovače - kanál 0 - MSB
0E	RLDR0L	Registr časové konstanty - kanál 0 - LSB
0F	RLDR0H	Registr časové konstanty - kanál 0 - MSB
10	TCR	Řídicí registr časovače
11-13		Rezervováno
14	TMDR1L	Datový registr časovače - kanál 1 - LSB
15	TMDR1H	Datový registr časovače - kanál 1 - MSB
16	RLDR1L	Registr časové konstanty - kanál 1 - LSB
17	RLDR1H	Registr časové konstanty - kanál 1 - MSB
18	FRC	Volně běžící čítač
19-1F		Rezervováno
20	SAR0L	Zdrojová adresa DMA - kanál 0 - nižších 8 bitů
21	SAR0H	Zdrojová adresa DMA - kanál 0 - vyšších 8 bitů
22	SAR0B	Zdrojová adresa DMA - kanál 0 - doplňkové bity
23	DAR0L	Cílová adresa DMA - kanál 0 - nižších 8 bitů
24	DAR0H	Cílová adresa DMA - kanál 0 - vyšších 8 bitů
25	DAR0B	Cílová adresa DMA - kanál 0 - doplňkové bity
26	BCR0L	Počítadlo bytů DMA - kanál 0 - nižších 8 bitů
27	BCR0H	Počítadlo bytů DMA - kanál 0 - vyšších 8 bitů
28	MAR1L	Paměťová adresa DMA - kanál 1 - nižších 8 bitů
29	MAR1H	Paměťová adresa DMA - kanál 1 - vyšších 8 bitů
2A	MAR1B	Paměťová adresa DMA - kanál 1 - doplňkové bity
2B	IAR1L	I/O adresa DMA - kanál 1 - nižších 8 bitů
2C	IAR1H	I/O adresa DMA - kanál 1 - vyšších 8 bitů
2D		Rezervováno
2E	BCR1L	Počítadlo bytů DMA - kanál 1 - nižších 8 bitů
2F	BCR1H	Počítadlo bytů DMA - kanál 1 - vyšších 8 bitů
30	DSTAT	Stavový registr DMA
31	DMODE	Nastavovací registr DMA
32	DCNTL	Řídicí registr DMA / WAIT
33	IL	Přerušovací vektor - dolní byte vektoru
34	ITC	Interrupt / Trap - řídicí registr
35		Rezervováno
36	RCR	Řídicí registr obnovování dynamické paměti
37		Rezervováno

38	CBR	MMU registr báze společné paměťové zóny
39	BBR	MMU registr báze paměťové banky
3A	CBAR	MMU registr délky společné zóny a banky
3B-3D		Rezervováno
3E	OMCR	Řídicí registr operačního módu procesoru
3F	ICR	Řídicí registr I/O

0040-004F

Registry KIO na ladicí desce

Pokud je pro ladění použita deska DCIB-01 (nebo DCIB-01A), je její obvod KIO dostupný od I/O adresy 40H, případně i od adresy 60H.

40	PIODA	KIO - Datový registr PIO, port A
41	PIOCA	KIO - Řídicí registr PIO, port A
42	PIODB	KIO - Datový registr PIO, port B
43	PIOCB	KIO - Řídicí registr PIO, port B
44	CTC0	KIO - CTC kanál 0
45	CTC1	KIO - CTC kanál 1
46	CTC2	KIO - CTC kanál 2
47	CTC3	KIO - CTC kanál 3
48	SIODA	KIO - Datový registr SIO, kanál A
49	SIOCA	KIO - Řídicí a stavový registr SIO, kanál A
4A	SIODB	KIO - Datový registr SIO, kanál B
4B	SIOCB	KIO - Řídicí a stavový registr SIO, kanál B
4C	PIAD	KIO - Datový registr PIA, portu C
4D	PIAC	KIO - Řídicí registr PIA, portu C
4E	KIOC	KIO - Řídicí registr
4F-5F		Rezervováno

0070-007B I/O registry základní desky

70	CTC0	CTC kanál 0
71	CTC1	CTC kanál 1
72	CTC2	CTC kanál 2
73	CTC3	CTC kanál 3
74	_BIOL	RD - Logické vstupy 0-7 WR - Logické výstupy (relé)
75	_BIOH	RD - Logické a pomocné vstupy WR - Řízení synchr. kanálu a pomocné výstupy
76	_KBD	Ovládací panel (malý expanzní port)
77	_SSEL	Sériový expanzní port, výběrový signál
78	_CW	Řídicí registr centrální desky
79	_CINT1	Shození klopného obvodu přerušování INT1
7A-7B		Rezervováno

007C-009F Paralelní expanzní port

7C	_LCDWR	LCD displej (4 adresy 7C÷7FH)
80	_ESO	Vyhrazeno pro adresaci paralelních periferních jednotek (16 adres 80÷8FH)
90	_ES1	Vyhrazeno pro adresaci paralelních periferních jednotek (16 adres 90÷9FH)

A0-FE	Nepoužito
FF _ERES	Reset paralelních periferních jednotek

I/O Smart Block

	Hodinový obvod - vnitřní registry
4000 SEC1	sekundy
4001 SEC10	desítky sekund
4002 MIN1	minuty
4003 MIN10	desítky minut
4004 HOUR1	hodiny
4005 HOUR10	desítky hodin
4006 DAY1	dny v měsíci
4007 DAY10	desítky dnů v měsíci
4008 MON1	měsíce

4009 MON10	desítky měsíců
400A YEAR1	roky
400B YEAR10	desítky let
400C WEEK	den v týdnu
400D TREGD	řídící registr
400E TREGE	řídící registr
400F TREGF	řídící registr
6000 SCL	EEPROM - Řídící registr
8000 SDA_RW	EEPROM - Data registr
A000 PFO	Komparátor napájecího napětí
C000 HWD	Zápis - občerstvení WatchDog
WDO	Čtení - stav WatchDog
D000-FFFF	Rezervováno

17.2 Přerušovací vektory

Přerušovací vektory jsou relativní vzhledem k začátku tabulky vektorů, který je určen obsahem registru I. Po startu Dynamic C jsou platné vektory všech vnitřních periferních obvodů procesoru Z180 a obvodu KIO ladicí desky. Nastavení vektorů v tabulce obstarává "StartUp" kód Dynamic C. Pro zavěšení přerušovacího vektoru v uživatelském programu se používá direktiva preprocesoru, např:

```
#INT_VEC SER0_VEC myroutine
```

Tím se vektor sériového kanálu 0 Z180 (offset v tabulce 0x0E) nastaví na funkci obsluhy přerušení, definovanou s použitím klíčového slova interrupt:

```
interrupt [reti] myroutine() { ... }
```

Klíčové slovo **reti** se používá pouze pro obsluhu přerušení, vyzvaného z obvodu CTC (nebo KIO na ladicí desce) zajistí generování doplňkových cyklů při ukončení přerušení, které vyžaduje přerušovací systém periferních obvodů. Pro přerušení z vnitřních periferních obvodů Z180, INT1 a INT2 není potřebné.

Vektory vnitřních periferních obvodů

00	INT1_VEC	INT1 - z paralelní expanzní sběrnice
02	INT2_VEC	INT2 - z ovládacího panelu na X23
04	PRT0_VEC	Časovač 0
06	PRT1_VEC	Časovač 1
08	DMA0_VEC	DMA, kanál 0
0A	DMA1_VEC	DMA, kanál 1
0C	CSIO_VEC	Synchronní sériový port
0E	SER0_VEC	Sériový kanál 0
10	SER1_VEC	Sériový kanál 1

Vektory obvodů základní desky SBPS-02

48	_CTC0_VEC	CTC kanál 0
4A	_CTC1_VEC	CTC kanál 1
4C	_CTC2_VEC	CTC kanál 2

4E	_CTC3_VEC	CTC kanál 3
----	-----------	-------------

Nemaskovatelné přerušení NMI

Obsluha nemaskovatelného přerušení probíhá poněkud odlišným způsobem. Místo vyhledání přerušovacího vektoru v tabulce se provádí přímý skok na adresu vektoru, kde je skoková instrukce do obslužené procedury.

```
66 NMI nemaskovatelné přerušení
```

NMI je používáno pro komunikaci s Dynamic C. Přesměrování přerušení od napájecího zdroje (power fail) se provede direktivou:

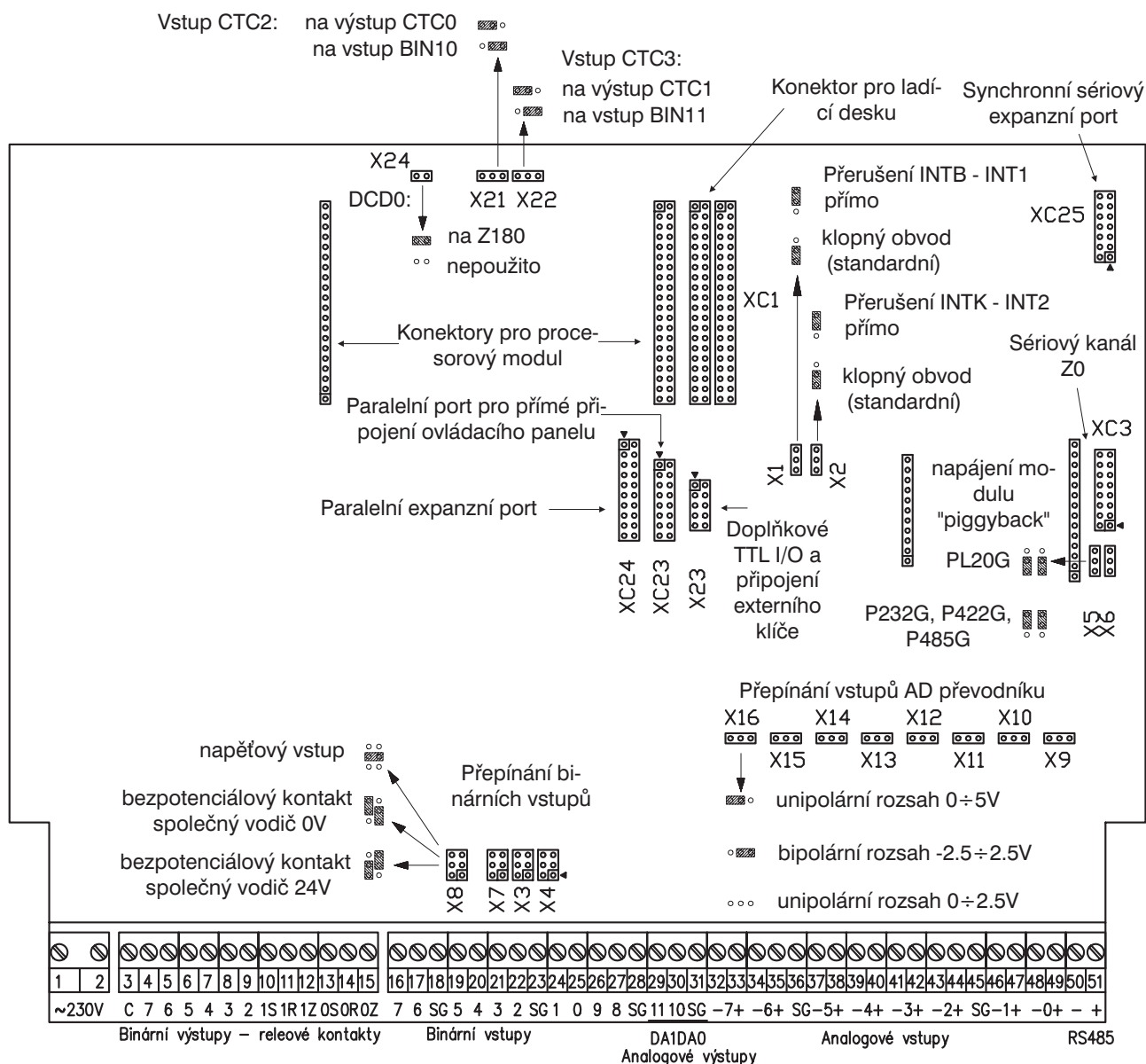
```
#JUMP_VEC NMI_VEC myroutine
```

Přepínání skoku pro obsluhu komunikace a výpadku zdroje zajišťuje obslužná rutina komunikace Dynamic C.

Priorita přerušení (od nejvyšší k nižší)

Trap	Neznámá instrukce
NMI	nemaskovatelné přerušení
CTC	CTC kanál 0
	CTC kanál 1
	CTC kanál 2
	CTC kanál 3
INT1	přerušení z paralelní expanzní sběrnice
INT2	přerušení z panelu klávesnice na XC23
Z180	časovač 0
Z180	časovač 1
Z180	DMA kanál 0
Z180	DMA kanál 1
Z180	CSIO
Z180	sériový port 0
Z180	sériový port 1

18 Rozmístění konektorů a propojek



Konfigurační propojky na základní desce

- | | |
|-------|---|
| X1 | Volba přerušení z paral. sběrnice INTB-INT1 |
| X2 | Volba přerušení z panelu XC23 INTK-INT2 |
| X3 | Přepínání binárních vstupů BIN8, BIN9 |
| X4 | Přepínání binárních vstupů BIN10, BIN11 |
| X5,X6 | Napájení převodníku "piggy" kanálu Z0 |
| X7 | Přepínání binárních vstupů BIN0÷BIN3 |
| X8 | Přepínání binárních vstupů BIN4÷BIN7 |
| X9÷16 | Vstupní rozsah AD převodníku |
| X21 | Vstup čítače CTC2 |
| X22 | Vstup čítače CTC3 |
| X24 | Připojení DCD0 z "piggy back" na procesor |

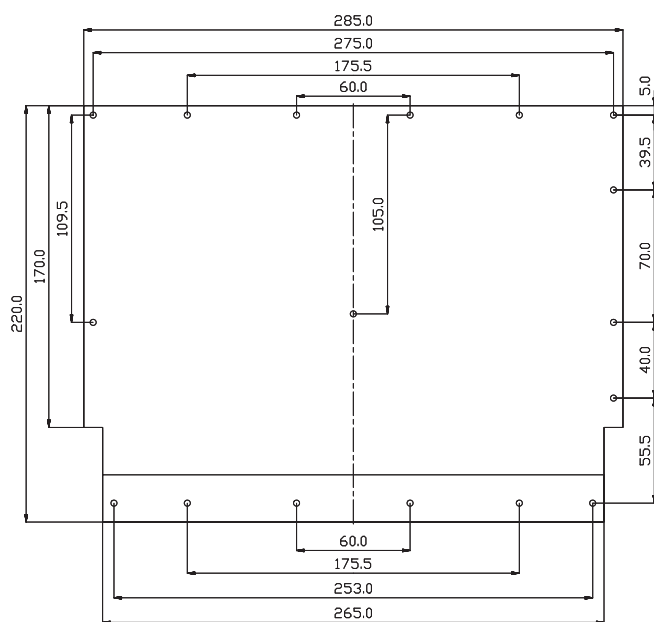
Připojovací konektory

- | | |
|------|--|
| X23 | Doplňkové TTL vstupy/výstupy, externí klíč |
| XC3 | Konektor připojení sériového kanálu Z0 |
| XC23 | Port pro přímé připojení ovládacího panelu |
| XC24 | Paralelní expanzní sběrnice |
| XC25 | Synchronní sériový expanzní port |

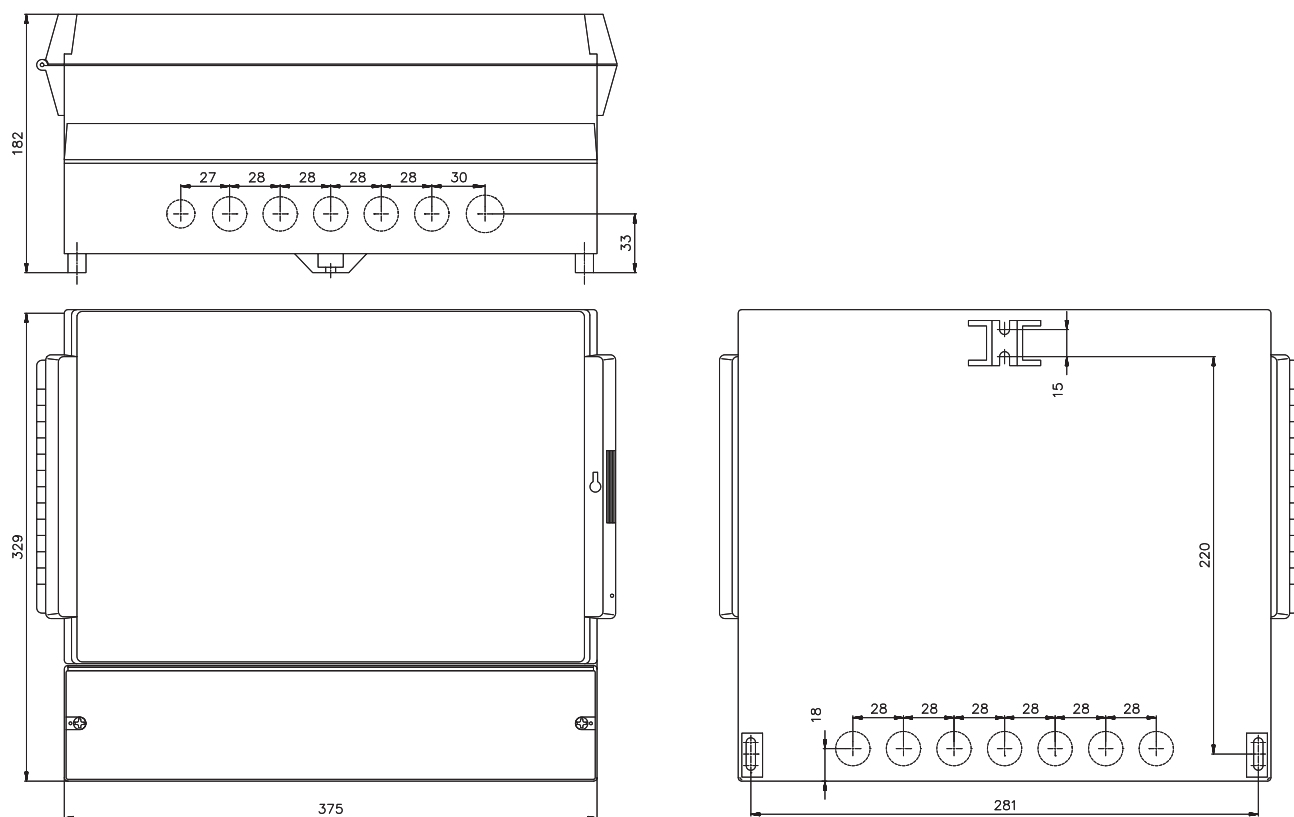
Svorky

- | | |
|-------|---|
| 1,2 | Připojení síťového napájení |
| 3÷15 | Binární výstupy - kontakty relé |
| 16÷28 | Binární vstupy BIN0÷9 |
| 29÷31 | Binární vstupy BIN10,11 nebo DA výstupy |
| 0,1 | |
| 32÷49 | Analogové vstupy |
| 50,51 | Sériový kanál Z1 (RS485) |

19 Mechanické rozměry desky a skříně



Obr. 51 Rozměry základní desky mikropočítače



Obr. 50 Rozměry skříně mikropočítače

20 Technické údaje

Napájecí napětí 230V $\pm$ 10%
 Příkon 25VA

Binární vstupy

Celkový počet vstupů 12/10
 Vstupní napětí pracovní
 log 0 max 3V
 log 1 min 18V
 log 1 typ 24V
 log 1 max 30V
 Maximální vstupní napětí krátkodobě (1s) . . . 40V

Zpoždění - vstupy BIN0÷BIN7

 log 0 → log 1 20 μ s
 log 1 → log 0 0.4ms

Zpoždění - vstupy BIN8÷BIN11 (čítačové vstupy)

 log 0 → log 1 0.3ms
 log 1 → log 0 0.3ms

Max. kmitočet vstupního signálu čítače . . . 2 kHz
 Izolační pevnost galvanického oddělení . . 2500V

Binární výstupy

Počet reléových kontaktů (spínací/přepínací) . 6/2
 Kontakt relé 220V AC / 5A
 Doba sepnutí/rozepnutí relé 9/12ms
 Mechanická životnost kontaktu 20.10⁶
 Elektrická životnost kontaktu (2A) 2.10⁵
 Max. proud výstupů BIN7÷BIN2 2A
 Max. dovolený proud společnou svorkou
 vstupů BIN7÷BIN2 6A
 Max. proud kontaktem výstupů BIN0, BIN1 . . 2A
 Izolační pevnost galvanického oddělení . 5kV/1min

Analogové vstupy

Celkový počet vstupů 8 diferenciálních
 Rozlišení 12 bitů
 Izolační pevnost galv. oddělení analogové
 země od ostatních obvodů 500V
 Rozsah měření se stand. odporovými sítěmi:
 napětí 25mV .. 20V
 proud 5 .. 40mA
 odpor 100 Ω .. 100k Ω
 přímé měření odporových čidel Pt100, Ni1000

Offset nuly vstupního zesilovače (typ) . . . 80 μ V
 Max. offset v celém teplotním rozsahu . . 350 μ V
 Offset nuly AD převodníku $\pm$ 1 LSB
 Celková přesnost převod . . 0.2% měřené hodnoty

Analogové výstupy (pouze modifikace .00 a .10)

Celkový počet výstupů 2
 Rozlišení 12 bitů
 Výstupní rozsahy se stand. odporovými sítěmi:
 napětí 5V .. 20V
 proud 5 .. 20mA

Sériový kanál RS485 (Z180 - 1)

Komunikační rychlost 1.2÷57.6kBd
 Izolační pevnost galvanického oddělení . . 500V
 Citlivost přijímače $\pm$ 200mV
 Vstupní odpor 12k Ω
 Výstupní úroveň signálu $\pm$ 5V max

Modifikace základní desky mikropočítače a skříně

Binární vstupy, z toho čítače	10/2	10/2	12/4	12/4	12/4
Binární výstupy	8	8	8	8	8
Analogové vstupy	8	8	8	8	
Analogové výstupy	2	2			
Sériová linka RS485	+	+	+	+	+
Sériová linka pro převodník "piggy"	+	+	+	+	+
Paralelní expanzní port pro periferní jednotky	+	+	+	+	+
Synchronní sériový expanzní port	+		+		
Objednací čísla:					
Samostatná deska bez skříně a displeje	EI5281.00	EI5281.10	EI5281.20	EI5281.30	EI5281.40
Sestava ve skříní	EI5282.00	EI5282.10	EI5282.20	EI5282.30	EI5282.40
Sestava ve skříní s displejem	EI5283.0x	EI5283.1x	EI5283.2x	EI5283.3x	EI5283.4x
Sestava ve skříní s mezipanelem a překrytem	EI5284.00	EI5284.10	EI5284.20	EI5284.30	EI5284.40
Sestava ve skříní s mezipanelem s displejem a překr.	EI5285.0x	EI5285.1x	EI5285.2x	EI5285.3x	EI5285.4x

místo "x" v obj. čísle se uvádí 1 pro verze se snímačem identifikačních obvodů, 0 verze bez snímače.

Samostatně objednávané příslušenství

SmartBlock - procesorový modul ESB-01 nebo Z-World v potřebném vybavení RAM, EPROM ap.
 P232N, P232G, P232GF, P485G, P422G, PL20G - převodníky "piggy" pro druhý sériový kanál
 AIPU, AIPV, AIPi, AIPR, AIPA, AIPB - konfigurační odporové sítě pro analogové vstupy
 AOPU, AOPI - konfigurační odporové sítě pro analogové výstupy
 PKEY-02, PKEY-03 - snímač identifikačních obvodů Dallas pro montáž do panelu

